



دانشگاه محقق اردبیلی

دانشکده مهندسی فناوری‌های نوین سبلان - نمین

آزمایشگاه مدارهای منطقی (طراحی دیجیتال)

تهیه و تنظیم:

یاسر شکری و مریم معاضدی

ارزیابی:

۱- گزارش کار	۶ نمره
۲- فعالیت در آزمایشگاه	۶ نمره
۳- امتحان پایانی	۶ نمره
۴- انضباط در آزمایشگاه	۲ نمره

جلوگیری از حوادث:

- دانشجویان قبل از شروع به استفاده از دستگاه‌های اندازه‌گیری، باید با اصول کار و نحوه استفاده صحیح از دستگاه‌های مربوطه آشنایی کامل داشته باشند.
- در هنگام برقرار نمودن اتصالات مدار حتما منبع تغذیه خاموش باشد و پس از اطمینان از صحت اتصالات و با هماهنگی مدرس آزمایشگاه، تغذیه مدار وصل شود.
- در صورتی که المان‌های مدار بطور غیرمترعارف گرم شده و جریان مدار نامعقول است، سریعاً تغذیه را قطع و مدار را عیب‌یابی نمایند.
- در صورت بروز هر گونه مشکل فنی سریعاً مراتب را به مدرس آزمایشگاه یا مسئول فنی اطلاع دهید.
- از تعویض یا جابجایی تجهیزات آزمایشگاه، بدون هماهنگی با مدرس یا مسئول فنی جدا خودداری نمایید.
- پس از اتمام آزمایش میز کار را مرتب نموده، تمام تجهیزات را خاموش و فیوز مربوطه را قطع نمایید و سپس ابزار و قطعات مورد استفاده را طبق لیست تحویل دهید.

قوانین آزمایشگاه:

- ۱- آزمایش‌های این دستور کار در قالب گروه‌های دو یا سه نفره از دانشجویان اجرا شده و هر دانشجو بصورت جداگانه مبادرت بر تنظیم گزارش کار خواهد کرد.
- ۲- نحوه تنظیم گزارش کار، نظم و مرتب بودن آن از اهمیت بالایی برخوردار است. لازم است دانشجو در نظر داشته باشد که یک خواننده باید بتواند از طریق مطالعه گزارش کار به هدف و نتیجه آزمایش دست پیدا کرده و جزئیات لازم برای اجرای این آزمایش را بدست آورد. در صفحه اول گزارش، شماره آزمایش، نام آزمایش، نام، نام خانوادگی و شماره دانشجویی دانشجو، مشخصات اعضای گروه، تاریخ انجام آزمایش و تاریخ تحویل گزارشکار قید شود. همچنین گزارش می‌تواند بر تصاویر گرفته شده با گوشی تلفن همراه مستند گردد.
- ۳- مهلت تحویل گزارش کار تا یک هفته از تاریخ انجام آزمایش بوده و در فرمت الکترونیکی و دستی مورد قبول می‌باشد.
- ۴- نسخه‌ای که در حال مطالعه آن هستید دستور کار بوده و به هیچ وجه توصیه نمی‌شود در نوشتن گزارش از مطالب آن کپی برداری گردد.
- ۵- تمام گروه‌ها موظف بر انجام تمام آزمایش‌ها (غیر وابسته بر جلسه مربوط) می‌باشند در غیر این صورت از نمره فعالیت کلاسی کسر خواهد شد.
- ۶- انضباط در آزمایشگاه شامل نظم میز کار، دقت در استفاده و نگهداری از تجهیزات آزمایشگاه و در نهایت جمع آوری صحیح آن‌ها بعد از انجام آزمایش می‌باشد.
- ۷- امتحان پایانی در قالب انجام یکی از آزمایش‌های انجام شده در طول ترم بصورت انفرادی و تصادفی برای هر فرد طرح می‌گردد.

لیست آزمایش‌ها

- ۱.....آزمایش اول: منطق دیود و ترانزیستور (DTL).....
- ۳.....آزمایش دوم: آشنایی با گیت‌های ساده.....
- ۱۲.....آزمایش سوم: آشنایی با مبدل BCD به 7-SEGMENT.....
- ۱۵.....آزمایش چهارم: آشنایی با مدارهای ترکیبی (۱) (جمع کننده/تفریق کننده و مقایسه کننده).....
- ۱۸.....آزمایش پنجم: آشنایی با مدارهای ترکیبی (۲) (بافر و مالتی‌پلکسر و سویچ).....
- ۲۱.....آزمایش ششم: آشنایی با مدارهای ترکیبی (۳) (دی‌کودر، اینکودر و مدار توازن).....
- ۲۵.....آزمایش هفتم: آشنایی با فلیپ فلاپ JK در تراشه 7476.....
- ۲۸.....آزمایش هشتم: مدارات ترتیبی و شمارنده‌های سنکرون و آسنکرون.....
- ۳۱.....آزمایش نهم: آشنایی با شمارنده BCD در آی‌سی 7490.....
- ۳۳.....آزمایش دهم: آشنایی با تراشه‌های 74190 و 74191.....
- ۳۵.....آزمایش یازدهم: آشنایی با فلیپ فلاپ نوع D و تقسیم فرکانسی.....
- ۳۶.....آزمایش دوازدهم: شیفت رجیسترها.....
- ۳۹.....گزارش کار نمونه برای آزمایشگاه مدارهای منطقی.....

آزمایش اول: منطق دیود و ترانزیستور (DTL)

وسایل آزمایش:

دیود 1N4007، ترانزیستور BC107، $4.7K\Omega \times 2$ ، $10K\Omega \times 2$

تئوری آزمایش:

گیت‌های منطقی که با استفاده از ایده منطق سویچینگ ساخته شده‌اند کاربرد عینی جبر بول را در سیستم‌های دیجیتال نشان می‌دهند. گیت‌های منطقی از ترکیب عناصر ساده الکترونیکی نظیر دیود، مقاومت و ترانزیستور به وجود آمده‌اند و با توجه به ویژگی و نوع کاری که انجام می‌دهند برحسب معادل منطقی‌شان نامگذاری شده‌اند که در حقیقت بیان‌کننده عملیات جبر بول به زبان الکترونیک دیجیتال هستند. با توجه به نحوه کار، راندمان و فاکتورهای فیزیکی مورد نظر گیت‌های منطقی را با ترکیبات مختلف از عناصر نامبرده می‌توان ساخت. در خانواده‌های منطقی DTL از دیود و ترانزیستور BJT برای ایجاد دروازه‌های منطقی استفاده می‌شود. توجه داشته باشید در آزمایش اول سطح ولتاژ مهم است ($0 < V(0) < 1V$ و $2V < V(1) < 5V$) در آزمایش‌های دیگر فقط low و high بودن مهم است.

شرح آزمایش:

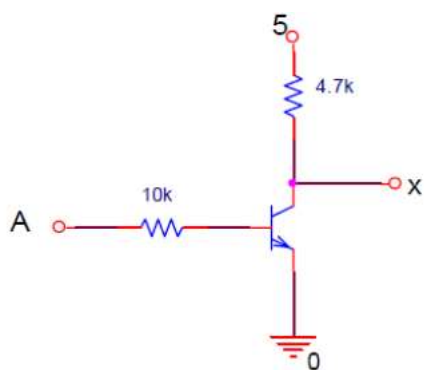
۱- مداری مطابق شکل (۱-۱) ببندید به کمک آزمایش، جدول صحت فیزیکی را در حالت‌های زیر تشکیل دهید. مدار در هر حالت چه عملکردی دارد؟

الف) $V_R = 5V$ و ورودی‌ها صفر یا $5V$

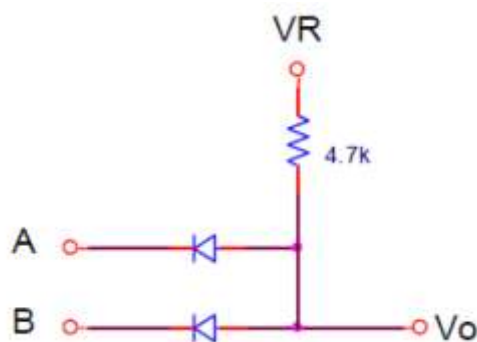
جهت دیودها را معکوس نمایید و آزمایش را برای حالت‌های زیر تکرار کنید.

ج) $V_R = 0V$ و ورودی‌ها صفر یا $5V$

۲- مداری مطابق شکل (۲-۱) ببندید. به کمک آزمایش جدول زیر را کامل و عملکرد مدار را مشخص کنید.



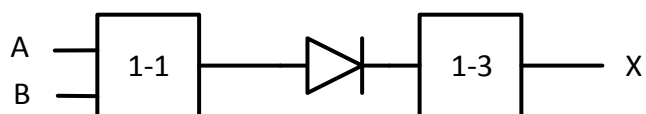
شکل (۲-۱) مدار ترانزیستوری.



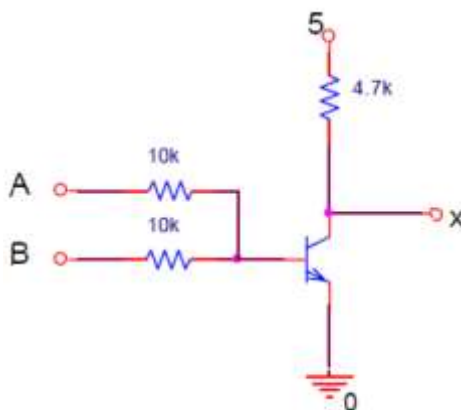
شکل (۱-۱) مدار دیودی.

A	X	Ic از طریق محاسبه	وضعیت ترانزیستور
+5			
0			
open			

۳- مدارهای شکل (۱-۱) و (۲-۱) را مطابق شکل بدنبال هم ببندید. ضمن تشریح عملکرد دیود و نوع مدار موج مربعی با فرکانس 10kHz و دامنه (0-5V) به ورودی A اعمال نموده و شکل موج خروجی را برای B=+5v، B=0v و B=open ترسیم کنید.



۴- تابع خروجی شکل (۳-۱) را با آزمایش بدست آورید.



شکل (۳-۱)

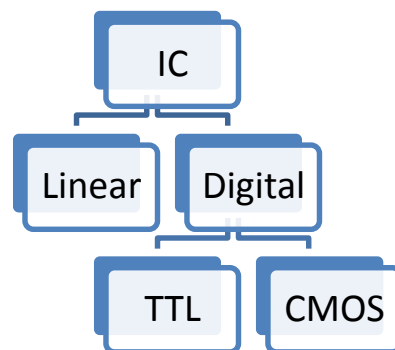
آزمایش دوم: آشنایی با گیت‌های ساده

وسایل آزمایش:

LED، 150Ω ، تراشه‌های 7404 – 7408 – 7400، تراشه 4011 CMOS

تئوری آزمایش:

در این آزمایش نکات کلی در رابطه با قطعات اصلی مورد استفاده در این آزمایشگاه بیان می‌شود. شکل زیر دسته بندی کلی IC^۱ (تراشه)ها را نشان می‌دهد.



شکل (۱-۲) تقسیم‌بندی کلی تراشه‌ها.

تراشه‌های خطی با موج در ارتباط هستند (مثل گیرنده‌های ماهواره و تلویزیون و سایر گیرنده‌های مخابراتی، تقویت‌کننده‌های ولتاژ و ...)، اما تراشه‌های دیجیتال با سطوح ولتاژ دیجیتال کار کرده و دو سطح منطقی صفر و یک دارند. در ساختمان داخلی تراشه‌های TTL^۲ از ترانزیستورهای BJT استفاده شده است و شماره مشخصه آن‌ها معمولاً با اعداد 74 یا 54 آغاز می‌گردد. در ساختمان داخلی تراشه‌های CMOS از ترانزیستورهای MOSFET استفاده می‌شود و شماره مشخصه آن‌ها معمولاً با عدد 40 شروع می‌شود.

TTL:

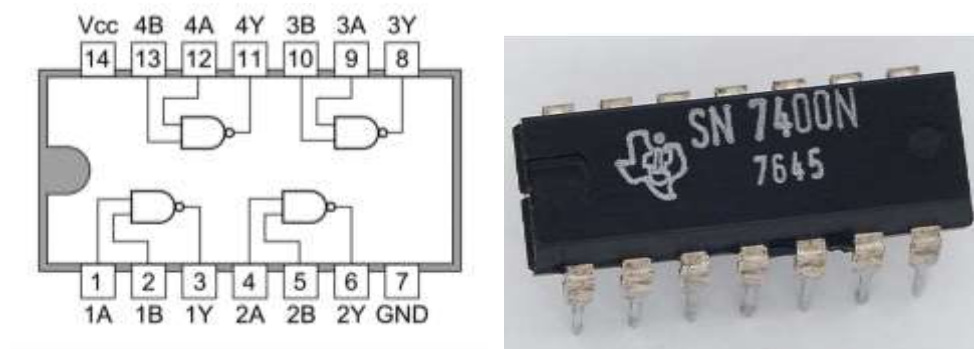
خود تراشه‌های TTL بر اساس سرعت، مصرف و ... به چندین زیر دسته دیگر تقسیم می‌شوند. کلیه تراشه‌های TTL استاندارد، از سطح ولتاژ 5V برای تغذیه استفاده می‌کنند. ورودی TTL در حالتی که مقداری بین 0 تا 0.8V (نسبت به ترمینال زمین) داشته باشند low محسوب شده و زمانی که مقداری بین 2.2V تا 5V داشته باشد High محسوب می‌شود (البته سطح‌های ولتاژ در زیر دسته‌های مختلف می‌توانند کمی متفاوت باشند).

¹ Integrated Circuits (also called microcircuit, microchip, silicon chip, or chip)

² Transistor-Transistor Logic

سری 7400:

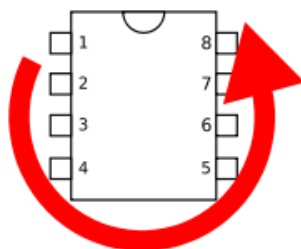
اولین نسل از تراشه‌های TTL هستند که به صورت گسترده مورد استفاده قرار گرفتند. سری 7400 ساخت شرکت TI¹ قادرند در رنج دمایی 0-70°C کار کنند، سری 5400 ساخت همین شرکت قادرند دمایی بین 55- تا 125°C+ را تحمل کنند.



شکل (۲-۲) گیت‌های NAND دو ورودی سری 7400.

در شکل فوق تراشه 7400 را که از چهار گیت NAND تشکیل شده است مشاهده می‌کنید. عدد 7645 که در شکل پایینی مشاهده می‌شود نشان دهنده تاریخ ساخت تراشه است (این تراشه در چهل و پنجمین هفته سال 1976 ساخته شده است). پسوند N بعد از شماره قطعه، نشان دهنده پک DIP² آن است. منظور از DIP، تراشه‌هایی هستند که به صورت چهارگوش ساخته شده و دارای دو ردیف Pin در دو سمت خود هستند. عددی که پس از DIP نوشته می‌شود، نشان دهنده تعداد پایه‌های تراشه است، به طور مثال DIP14 یعنی تراشه در هر سمت خود 7 پایه دارد.

DIPها دارای یک بریدگی در یک سمت خود می‌باشند، نحوه شماره‌گذاری پایه‌های DIP به این صورت است که اگر تراشه را به گونه‌ای قرار دهیم که شکاف مذکور در بالا قرار گیرد، اولین پایه سمت چپ از بالا، Pin#1 خواهد بود و عددگذاری سایر پایه‌ها به ترتیب و در جهت خلاف عقربه‌های ساعت انجام می‌گیرد. (علت اصلی استفاده از شکاف این است که دستگاه‌های نصب تراشه بتوانند به وسیله سنسورهای مکانیکی جهت صحیح آن را تشخیص دهند).



شکل (۲-۴) نحوه شماره‌گذاری پایه‌های DIP.



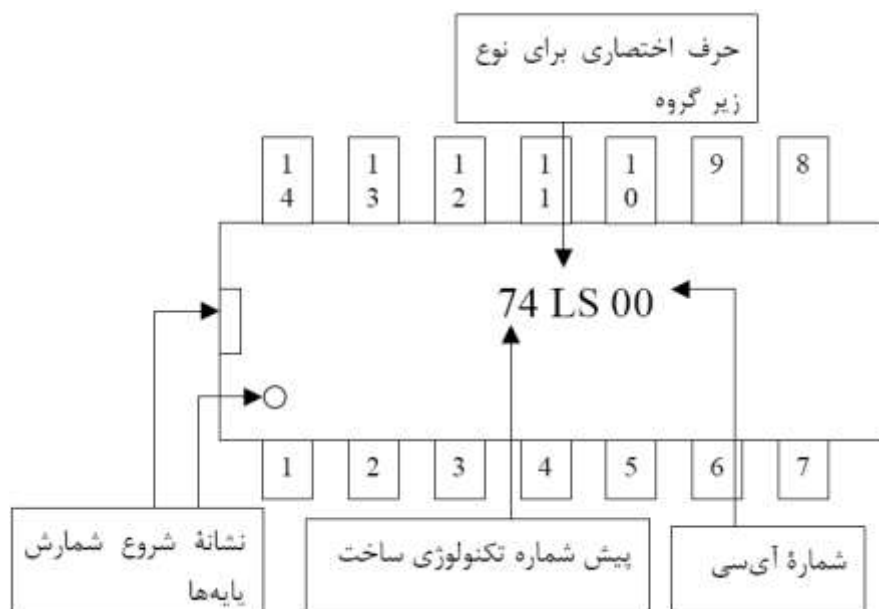
شکل (۲-۳) چند تراشه در بسته DIP14.

¹ Texas Instruments

² Plastic Dual In-line Package (PDIP)

انواع تراشه‌های موجود در سری 7400:

بر روی بدنه هر تراشه شماره تراشه و چند حرف دیده می‌شود.



شکل (۲-۵) شماره‌بندی تراشه‌های سری 7400.

مثال: UM74LS08N.

این اعداد معمولاً نشان دهنده کارخانه سازنده، تاریخ تولید، ساختمان داخلی، میزان مصرف و سرعت تراشه هستند. استانداردهای مربوط به این اعداد در جداول زیر آمده است. خیلی از قطعات گروه CMOS مثل خانواده‌های HC، AC و FC ورژن‌های T هم دارند (HCT، ACT و FCT) که آستانه ورودی‌های آن‌ها^۱، هم با سیگنال‌های TTL و هم با CMOS‌های 3.3V هم‌خوانی دارد. مثلاً تراشه‌هایی که دارای حروف HCT هستند، ساختمان داخلی‌شان از نوع CMOS است ولی با سطوح ولتاژی TTL کار می‌کنند (جزو آخرین ورژن‌های این دسته از تراشه‌ها هستند).

Bipolar

74	the "standard TTL" logic family had no letters between the "74" and the specific part number
74L	Low power (compared to the original TTL logic family), very slow
H	High speed (still produced but generally superseded by the S-series, used in 1970s era computers)
S	Schottky ^۲ (obsolete)

^۱ Input Thresholds

^۲ نوعی IC هستند که ساختار داخلی آن‌ها از دیودهایی به نام Schottky diode تشکیل شده است، دارای ولتاژ کار پایین و سرعت سوئیچ بالا می‌باشند. Schottky نام دانشمند است.

LS	Low Power Schottky
AS	Advanced Schottky
ALS	Advanced Low Power Schottky
F	Fast (faster than normal Schottky, similar to AS)

CMOS

C	CMOS 4-15V operation similar to 4000 series
HC	High speed CMOS, similar performance to LS, 12nS
HCT	High speed, compatible logic levels to bipolar parts
AC	Advanced CMOS, performance generally between S and F
AHC	Advanced High-Speed CMOS, three times as fast as HC
ALVC	Low voltage - 1.65 to 3.3V, tpd 2nS
AUC	Low voltage - 0.8 to 2.7V, tpd<1.9nS@1.8V
FC	Fast CMOS, performance similar to F
LCX	CMOS with 3V supply and 5V tolerant inputs
LVC	Low voltage - 1.65 to 3.3V and 5V tolerant inputs, tpd<5.5nS@3.3V, tpd<9nS@2.5V
LVQ	Low voltage - 3.3V
LVX	Low voltage - 3.3V with 5V tolerant inputs
VHC	Very High Speed CMOS - 'S' performance in CMOS technology and power
G	Super high speeds at more than 1 GHz (Produced by Potato Semiconductor)

BiCMOS

BCT	BiCMOS, TTL compatible input thresholds, used for buffers
ABT	Advanced BiCMOS, TTL compatible input thresholds, faster than ACT and BCT

خانواده 74H همان ساختار ابتدایی 7400 را دارند ولی مقادیر مقاومت‌ها افزایش یافته است. این امر موجب شد تاخیر در انتشار^۱ سیگنال‌ها از 9ns به 6ns کاهش ولی توان مصرفی افزایش یابد. خانواده 74S از مدارات شاتکی^۲ استفاده می‌کند که موجب شد توان بیشتری نسبت به سری 74 مصرف نماید ولی در عوض سریع‌تر است. خانواده 74LS نسخه‌ای با توان مصرفی کمتر از 74S و مقدار کمی افزایش سرعت نسبت به آن است، ولی کاهش مصرف توان آن نسبت به سری 74 اصلی محسوس است. خانواده 74F که توسط شرکت Fairchild Semiconductor ارائه شده سرعت بیشتری از سری‌های 74، 74LS و 74S دارد. پیشوند RSN^۳ در تراشه‌های ساخت TI، نشان می‌دهد که تراشه در مقابل اشعه ماورابنفش مقاوم است.

^۱ Propagation Delay

^۲ Schotky Circuitry

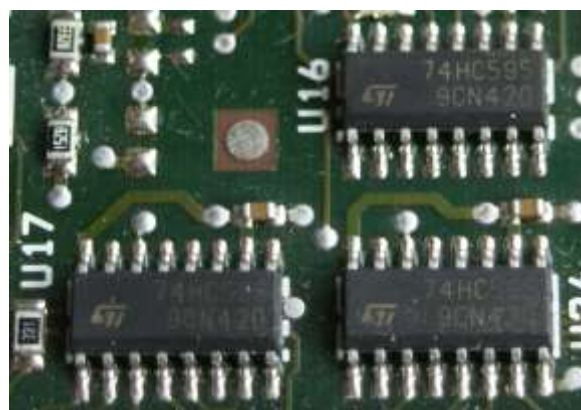
^۳ The Engineering Staff, Texas Instruments [1973]. The TTL Data Book for Design Engineers, 1st edition.

نحوه شماره‌گذاری تراشه‌ها:

- هر چند شماره‌گذاری بین سازندگان مختلف متفاوت است ولی معمولاً ترتیب زیر رعایت شده است:
۱. در ابتدا دو یا چند حرف آمده که مشخص کننده شرکت سازنده وسیله است.
 ۲. دومین پیشوند یک عدد دو رقمی است که به دما مربوط می‌شود، 74 به معنای رنج دمایی معمولی^۱ است، 54 به معنای قابلیت تحمل دماهای بالاتر^۲ است.
 ۳. تقریباً چهار حرف، خانواده تراشه را مشخص می‌کنند.
 ۴. انواع مختلفی از تراشه‌ها می‌توانند در یک خانواده وجود داشته باشند که دو یا سه رقم بعدی به مشخص کردن آن مربوط می‌شود، اگر این اعداد در دو تراشه متفاوت، یکی باشند می‌توان تا حد زیادی مطمئن شد که عملکرد و خروجی^۳ تراشه‌ها – حتی اگر کارخانه سازنده آن‌ها یکسان نباشد – یکسان است (البته در این مورد محدود استثنائاتی هم وجود دارد).
 ۵. پسوندها و اعداد اضافی هم ممکن است به شناسه تراشه اضافه شوند که درجه کیفیت^۴ یا چیزهای دیگری را مشخص می‌کند که در بین سازندگان مختلف می‌تواند بسیار متفاوت باشد.

مثال: SN74ALS245

این شماره نشان می‌دهد که وسیله مورد نظر ساخت شرکت Texas Instruments است، دمای کارکرد آن در محدوده دمای کارکرد تجاری سایر تراشه‌ها می‌باشد و عضوی از خانواده "Advanced Low-Power Schottky" است. در نهایت می‌توان دریافت که این تراشه دو جهته^۵ بوده و 8bit بافر دارد. در کل به منظور شناسایی درست تراشه‌ها باید به datasheet های شرکت سازنده آن مراجعه کرد.



شکل (۲-۶) تراشه 74HC595 نصب شده بر روی یک PCB^۶.

¹ Commercial temperature range

² Extended (military) temperature range

³ Pin-out

⁴ Quality grade

⁵ Bidirectional

⁶ Printed circuit board (مدار چاپی)

CMOS¹:

یکی از زیردسته‌های اصلی تراشه‌ها CMOS است. علت نام‌گذاری آن‌ها این است که در ساختمان داخلی این تراشه‌ها معمولاً از MOSFET² های نوع P و N استفاده می‌شود و این دو نوع تکمیل‌کننده³ عملکرد یکدیگر هستند.

از مشخصات مهم MOSFET ها، یکی ایمنی آن‌ها در برابر Noise و دیگری مصرف کم در حالت استاتیک است. البته در حالتی که MOSFET عمل سوئیچینگ بین ON و OFF را انجام می‌دهد، مصرف توان آن به میزان قابل ملاحظه‌ای افزایش می‌یابد.

در نتیجه CMOS ها نسبت به انواع دیگر گیت‌های منطقی تلفات کمتری دارند (مثلاً TTL یا NMOS⁴). مزیت دیگر آن‌ها این است که با استفاده از تکنولوژی CMOS قادریم تعداد زیادی گیت را در فضای نسبتاً کمی جاسازی کنیم. مزیت‌های ذکر شده باعث شده‌اند امروزه در اکثر تکنولوژی‌های مدرن شاهد حضور CMOS باشیم. دمای کار معمولی تراشه‌های CMOS از -55 تا +125°C است.

سری 4000:

برخلاف سری 7400 که از تکنولوژی TTL استفاده می‌کرد، سری 4000 از تکنولوژی CMOS استفاده می‌کند. این سری در سال 1968 به عنوان جایگزینی برای سری 7400 مطرح شد. هر چند این سری نسبت به سری 7400 سرعت کمتری داشت ولی مصرف توان کمتر و قابلیت کار در یک رنج تغذیه (3V تا 15V) و نیز سادگی طراحی آن به همراه افزایش fanout⁵، سازندگان را به انتخاب آن ترغیب کرد.

در هر صورت سرعت کمتر آن‌ها باعث شد که بیشتر در طراحی‌های استاتیک و کم سرعت استفاده شوند (سرعت یک CMOS حدود 1MHz است. در حالی که TTL ده برابر این سرعت یعنی 10MHz را پشتیبانی می‌کند). ولی طولی نکشید که با پیشرفت تکنولوژی ساخت⁶ این تراشه‌ها، مشکل سرعت آن‌ها برطرف گردید. هر چند همه نیمه هادی‌ها نسبت به شارژهای استاتیکی حساس هستند ولی CMOS به علت مقاومت ورودی بالای خود در مقابل شارژهای استاتیکی حساس‌تر است.

¹ Complementary Metal–Oxide–Semiconductor

² Metal Oxide Semiconductor Field Effect Transistors

³ Complementary

⁴ NMOS ها تنها از نیمه هادی های نوع n در ساختار داخلی خود بهره می‌برند.

⁵ منظور از fanout قابلیت یک گیت منطقی برای راه‌اندازی تعدادی از ورودی‌های گیت‌های منطقی دیگر از همان نوع است که در مدارات پیچیده کاربرد زیادی دارد. یک گیت منطقی ایده‌آل fanout بی‌نهایت دارد. یعنی خروجی آن می‌تواند ورودی‌های بی‌نهایت IC دیگر را تغذیه کند. در مقابل fanin به معنای تعداد ورودی‌های یک گیت منطقی است.

⁶ Fabrication

سرانجام مزیت‌های CMOS - مخصوصاً در سری 74HC - تراشه‌های TTL قدیمی را کنار زد، همچنین این امر با پیشرفت تکنیک‌های LSI^۱ همراه بود که منجر به کنار رفتن تراشه‌های مدولار گردید. هر چند سری 4000 هنوز به صورت گسترده در دسترس است ولی جایگاه خود را نسبت به دو دهه پیش از دست داده است. در دهه‌های 70 و 80 میلادی نسخه‌های جدیدی از این سری با نام‌های 45xx و 45xxx به بازار ارائه شد که مهندسان آن‌ها را جزوی از سری 4000 محسوب می‌کنند. در سال 1990 برخی از سازندگان (مثل TI) سری 4000 را به سری 74HC/74HCT خود منتقل کردند تا تراشه‌هایی مثل 74HCT4060 را که قابلیت‌های 4060 و سرعت 74HCT را همزمان دارا بودند معرفی کنند.

مقایسه تراشه‌های TTL و CMOS:

همان طور که دیدیم یکی از تفاوت‌های اصلی تراشه‌های TTL با CMOS در نوع ترانزیستوری بود که این دو دسته استفاده می‌کنند (TTL از BJT و CMOS از FET استفاده می‌نماید)، این تفاوت در ساختار تفاوت‌های کاربردی ایجاد می‌کند که در ادامه به آن‌ها اشاره می‌شود. سرعت تراشه‌های TTL نسبت به CMOS بیشتر است ولی تراشه‌های CMOS دارای توان مصرفی خیلی کمتری می‌باشند. البته این نکته را هم باید در نظر گرفت که توان مصرفی تراشه‌های TTL به فرکانس بستگی ندارد ولی توان مصرفی تراشه‌های CMOS با افزایش فرکانس کاری (سرعت ساعت)، افزایش می‌یابد. تفاوت بعدی در ولتاژ تغذیه این تراشه‌ها است، به طوری که TTL‌ها معمولاً با ولتاژ 5V تغذیه می‌گردند ولی تراشه‌های CMOS یک رنج ولتاژی برای تغذیه را پشتیبانی می‌کنند. در تراشه‌های TTL منظور از منطق صفر، ولتاژ صفر و منظور از منطق یک، ولتاژ 5V است. البته این تراشه‌ها بالاتر از 3.5V را 5 در نظر می‌گیرند و پایین‌تر از آن را صفر فرض می‌کنند. ولی در تراشه‌های CMOS مطابق جدول زیر شرایط متفاوت است. در نهایت باید گفت که تکنولوژی CMOS می‌تواند در حجم‌های بسیار کمتر از TTL ساخته شود.

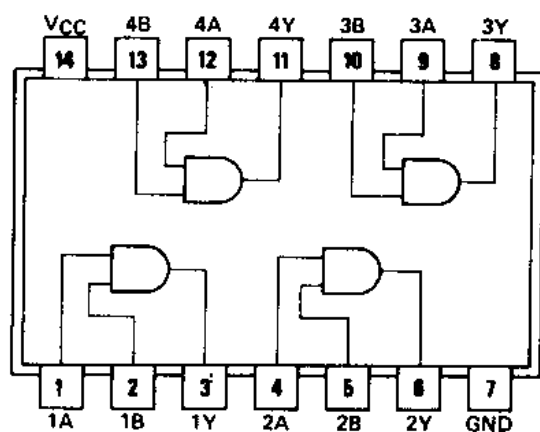
TTL	
ولتاژ	منطق
0	0
5V	1V

CMOS	
ولتاژ	منطق
0	0
3V-15V	10

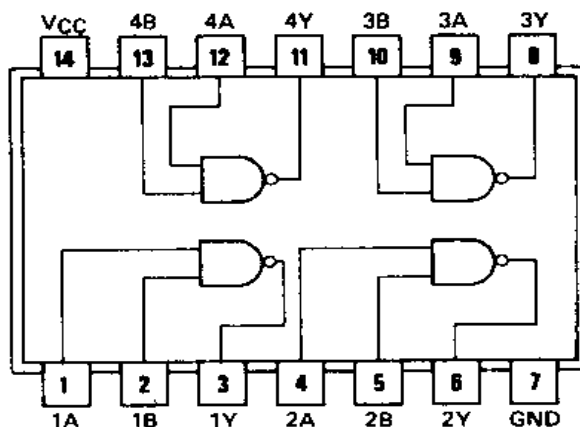
^۱ Large-Scale Integration: تکنولوژی قرار دادن ده ها هزار ترانزیستور در یک چیپ.

شرح آزمایش:

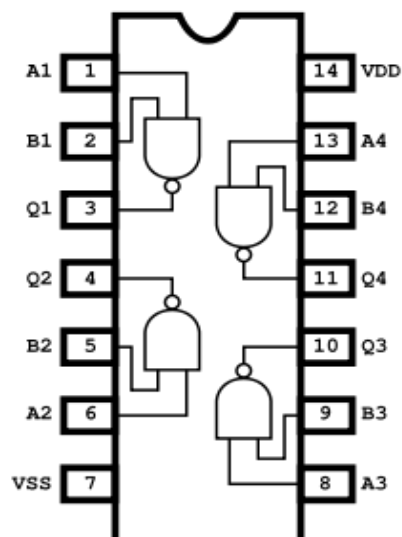
در زیر ساختمان داخلی تراشه‌هایی را که در این آزمایش استفاده خواهیم کرد مشاهده می‌کنید:



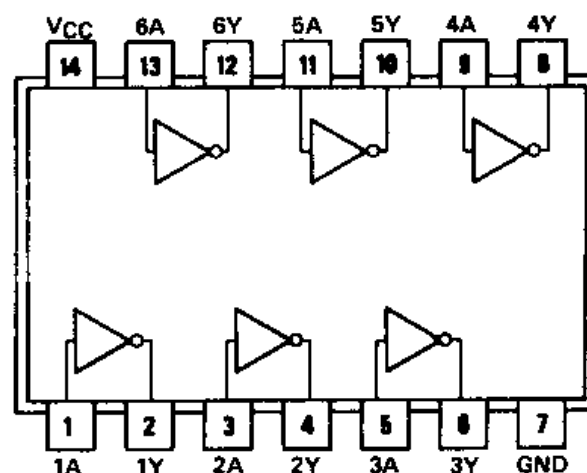
7408: Quad 2-input AND gate



7400: Quad 2-input NAND gate



4011 - Buffered Quad 2-Input NAND gate



7404: Hex Inverter

شکل (۷-۲) شماتیک پایه‌های چند تراشه مهم.

عملکرد گیت‌های AND، NAND و NOT را با استفاده از تراشه‌های فوق بررسی و نتایج را در جداول ثبت کنید. (برای تست خروجی گیت‌ها می‌توان یا از یک LED که با یک مقاومت سری شده استفاده کرد (به جهت دیود دقت شود) و یا از logic probe استفاده نمود).

NOT – 7404	
Input	Output
0	
1	
Open	

AND – 7408		
Input		Output
X	Y	Z
0	0	
0	1	
1	0	
1	1	
Open	0	
Open	1	
Open	Open	

NAND – 4011		
Input		Output
X	Y	Z
0	0	
0	1	
1	0	
1	1	
Open	0	
Open	1	
Open	Open	

NAND – 7400		
Input		Output
X	Y	Z
0	0	
0	1	
1	0	
1	1	
Open	0	
Open	1	
Open	Open	

سوال:

- ۱- با توجه به جداول مربوط به تراشه‌های TTL، این تراشه‌ها ورودی باز را چه فرض می‌کنند؟
- ۲- با توجه به جدول مربوط به CMOS، این تراشه‌ها ورودی باز را چه فرض می‌کنند؟

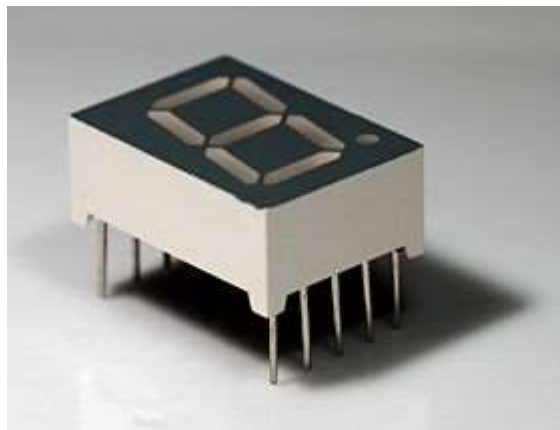
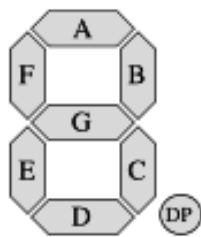
آزمایش سوم: آشنایی با مبدل BCD به 7-Segment

وسایل آزمایش:

LED، 150Ω، 7-Segment، آند مشترک، تراشه 7447

تئوری آزمایش:

7-segment یک نمایشگر الکترونیکی است که از هفت عنصر نورانی تشکیل می‌شود و هر یک می‌توانند روشن یا خاموش باشند، با ترکیب آن‌ها می‌توان اعداد ۰ تا ۹ را نمایش داد. هر بخش از 7-segment را با یکی از حروف A تا G مشخص می‌کنند. نقطه اعشاری کناری برای نشان دادن اعداد غیر صحیح بکار می‌رود. به وسیله 7-segment قادریم کلیه اعداد ۰ تا ۹ به همراه اعداد A تا F را (در مبنای hex) نشان دهیم.



شکل (۳-۱) یک 7-segment LED نمونه با نقطه اعشاری دیجیتالی و شماتیک سگمنت‌های اختصاصی آن.

در یک پکیج ساده تشکیل شده از LED، یکی از پایه‌های LED به یکی از ترمینال‌های خروجی و پایه دیگر به ترمینال مشترک همه LED ها متصل است. پایه مشترک یا باید به پایه آند (مثبت) دیودها متصل باشد یا به پایه کاتد (منفی) وصل باشد. بر اساس همین موضوع به 7-segment، آند مشترک یا کاتد مشترک می‌گویند. بنابراین یک 7-segment همراه با DP^1 ، تنها به سه پایه جهت اتصال و نمایش نیاز خواهد داشت. مسلم است که اگر 7-segment از نوع آند مشترک باشد به هر ورودی کد صفر بدهیم چراغ مربوط به آن روشن خواهد شد ولی در نوع کاتد مشترک ورودی صفر باعث روشن شدن خواهد شد.

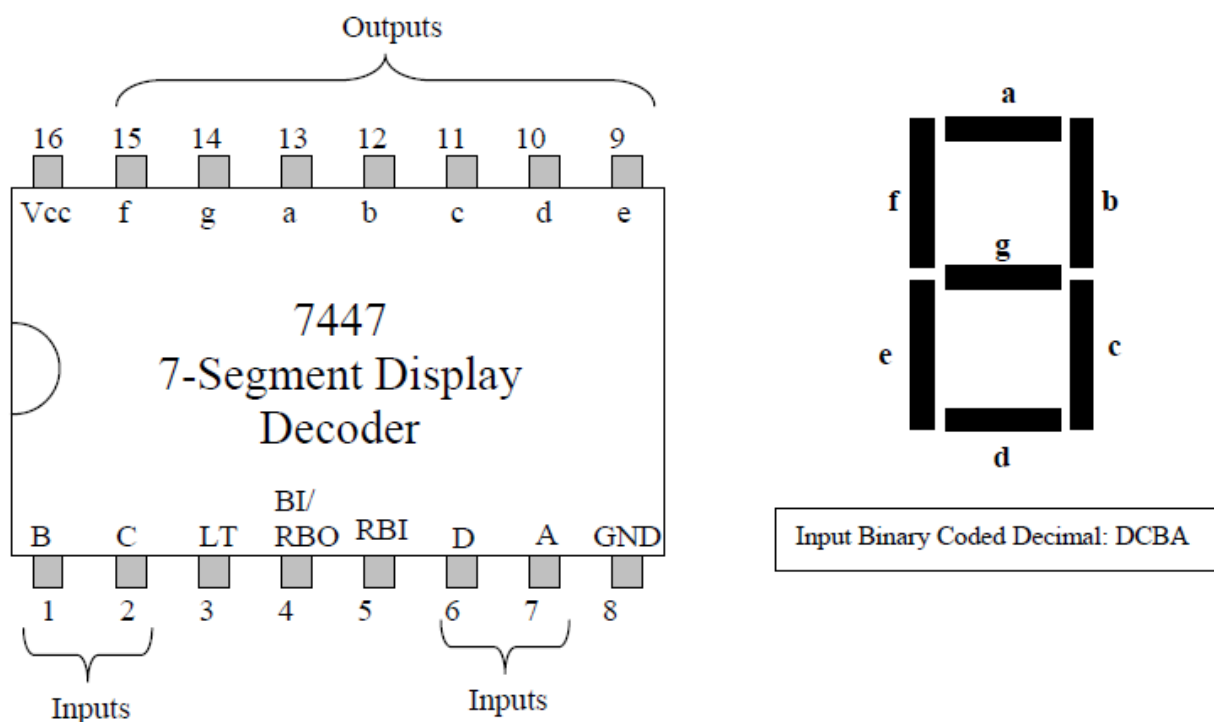
برای جلوگیری از سوختن دیودها هنگام اتصال، یک مقاومت در پایه مشترک قرار می‌دهند. برای پیدا کردن اینکه هر پایه کدام segment را روشن می‌کند کافی است ابتدا دو پایه را که به وسیله آن‌ها یکی از LED ها روشن می‌شود، پیدا کنیم. مسلماً یکی از این دو پایه مشترک خواهد بود، پس از یافتن پایه مشترک سایر پایه‌ها را یکی یکی با پایه مشترک امتحان می‌کنیم تا مشخص شود مربوط به کدام segment هستند.

¹ Decimal Point

در 7-Segment مورد آزمایش دو پایه مشترک (ده پایه) داریم، پنج پایه در بالا و پنج پایه در پایین، نحوه چینش این پایه‌ها در جدول زیر مشخص شده است:

g	f	Common	a	b
e	d	Common	c	DP

تراشه 7447 یک مبدل BCD به 7-Segment است که در شکل (۲-۳) نحوه اتصال پایه‌های آن قابل مشاهده است. پایه‌های BCDA، پایه‌هایی هستند که ورودی BCD قبول می‌کنند و پایه‌های abcdefg به 7-segment وصل می‌شوند. پایه‌های LT^1 ، BI^2/RBO^3 و RBI^4 پایه‌های کنترلی هستند. اگر 7-segment از نوع کاتد مشترک باشد باید خروجی‌های 7447 را NOT کنیم تا درست عمل کند، برای رفع این مشکل می‌توان از 7448 استفاده نمود.



شکل (۲-۳) مبدل BCD به 7-Segment

- ¹ Lamp Test
- ² Blanking Input
- ³ Ripple Blanking Output
- ⁴ Ripple Blanking Input

شرح آزمایش:

۱- ورودی‌های کنترلی را به ۱ و سپس اعداد 0000 تا 1111 را به ورودی وصل می‌کنیم، شکل‌های ساخته شده را مشاهده و در جدول زیر یادداشت نمایید.

۲- پس از اتمام مراحل فوق پایه LT را صفر کنید و نتیجه را مشاهده کنید.

۳- در حالتی که LT یک و RBO صفر باشد چه اتفاقی می‌افتد؟

۴- اگر RBO و LT هر دو با هم صفر باشند چه اتفاقی می‌افتد؟

Decimal or function	Inputs						BI / RBO	Outputs						
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g
0	1	1	0	0	0	0	1							
1	1	Any	0	0	0	1	1							
2	1	Any	0	0	1	0	1							
3	1	Any	0	0	1	1	1							
4	1	Any	0	1	0	0	1							
5	1	Any	0	1	0	1	1							
6	1	Any	0	1	1	0	1							
7	1	Any	0	1	1	1	1							
8	1	Any	1	0	0	0	1							
9	1	Any	1	0	0	1	1							
10	1	Any	1	0	1	0	1							
11	1	Any	1	0	1	1	1							
12	1	Any	1	1	0	0	1							
13	1	Any	1	1	0	1	1							
14	1	Any	1	1	1	0	1							
15	1	Any	1	1	1	1	1							
BI	Any	Any	Any	Any	Any	Any	0							
RBI	1	0	0	0	0	0	0							
LT	0	Any	Any	Any	Any	Any	1							

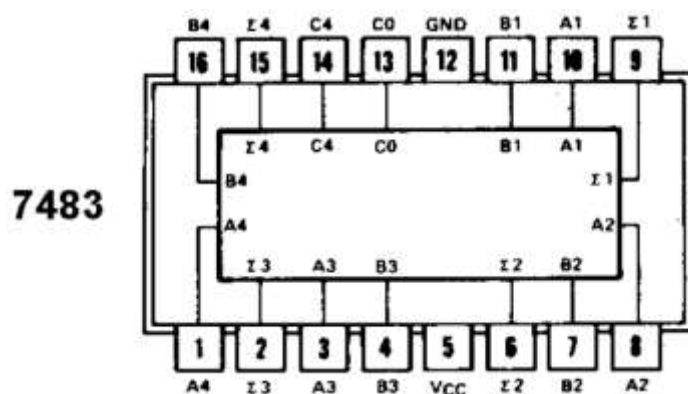
آزمایش چهارم: آشنایی با مدارهای ترکیبی (۱) (جمع کننده/تفریق کننده و مقایسه کننده).

وسایل مورد نیاز:

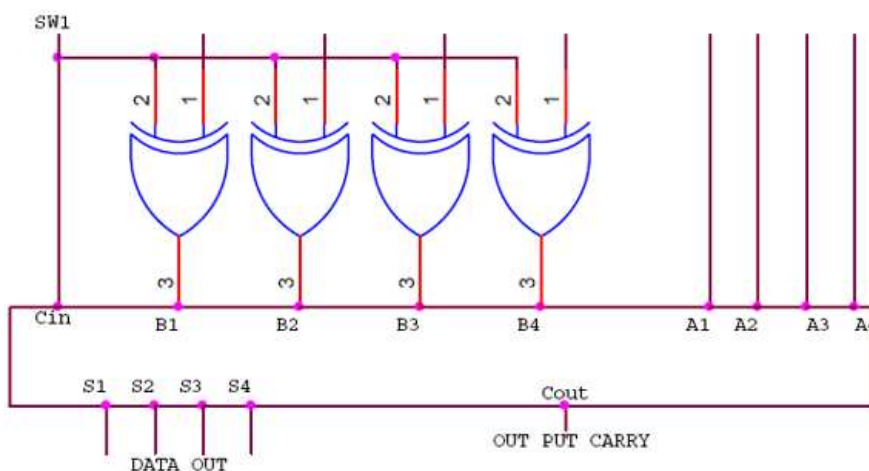
LEDs, 150Ω، تراشه‌های 7483، 7485 و 7486

تئوری آزمایش:

تراشه جمع کننده 7483 دو عدد ۴ بیتی A، با بیت‌های $A_4A_3A_2A_1$ و B با بیت‌های $B_4B_3B_2B_1$ به همراه حامل ورودی C_0 را با هم جمع کرده و در خروجی‌های $\Sigma_4\Sigma_3\Sigma_2\Sigma_1$ قرار می‌دهد و اگر جمع دو عدد حامل ایجاد کند حامل ایجاد شده را روی خروجی C_4 قرار می‌دهد. مدار شکل (۴-۱) یک جمع کننده و تفریق کننده مکمل ۲ است که کلید SW1 انتخاب mode می‌باشد (اگر $SW=0$ باشد مدار بصورت جمع کننده و اگر $SW=1$ باشد بصورت تفریق کننده عمل می‌کند).

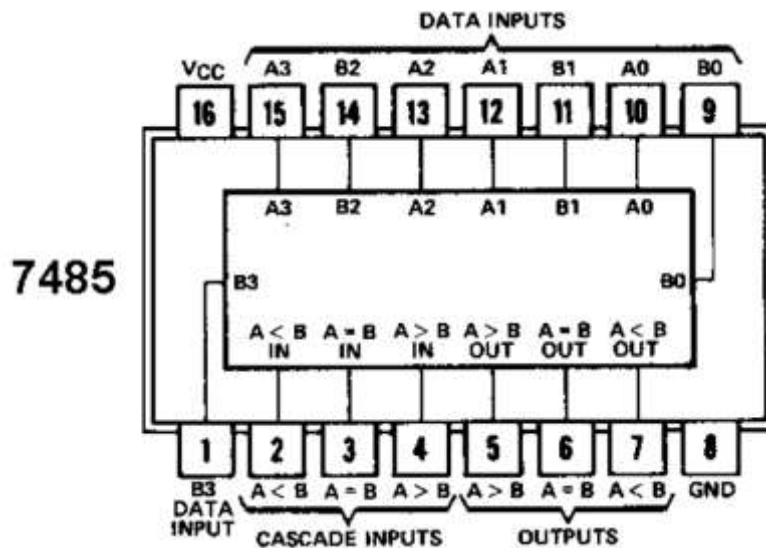


شکل (۴-۱) پایه‌های تراشه جمع کننده ۷۴۸۳.



شکل (۴-۲) مدار جمع کننده/تفریق کننده با تراشه ۷۴۸۳ و گیت‌های XOR.

تراشه مقایسه کننده 7485 دو عدد ۴ بیتی A و B با بیت های $A_4A_3A_2A_1$ و $B_3B_2B_1B_0$ را با هم مقایسه کرده و در هر یک از حالات $A > B$ یا $A < B$ خروجی مربوطه را فعال می کند. در این دو حالت ورودی های مقایسه کننده بررسی نمی شوند ولی اگر $A = B$ باشد به ورودی های مقایسه کننده رجوع می شود و هر پایه ای از ورودی مقایسه کننده که فعال باشد خروجی متناسب با آن فعال خواهد شد. بنابراین اگر می خواهیم فقط دو عدد چهاربیتی را مقایسه کنیم به ورودی های مقایسه کننده $A = B$ مقدار یک و سایر ورودی ها را صفر می گذاریم.



شکل (۳-۴) پایه های تراشه مقایسه کننده ۷۴۸۵.

شرح آزمایش:

۱- نحوه کار مدار جمع کننده/تفریق کننده را به طور کامل توضیح دهید و خروجی های مدار را حالت های زیر بدست آورید را در جدول زیر ثبت نمایید:

ورودی ها	خروجی جمع کننده	Carry(out)	خروجی تفریق کننده	Carry(out)
$A=4, B=5, Cin=1$				
$A=11, B=8$				
$A=5, B=5$				
$A=9, B=11$				

۲- تراشه مقایسه کننده 7485 را در حالت های زیر آزمایش کنید:

ورودی ها	خروجی $A < B$	خروجی $A = B$	خروجی $A > B$
$\begin{cases} A = 5 = (101)_b \\ B = 4 = (100)_b \end{cases}$			
$\begin{cases} A = 5 = (101)_b \\ B = 5 = (101)_b \end{cases}$			
$\begin{cases} A = 5 = (101)_b \\ B = 6 = (110)_b \end{cases}$			

۳- مداری طراحی کنید که اگر A از B بزرگتر باشد $A-B$ را محاسبه کند و اگر A کوچکتر باشد $B-A$ را حساب کند.

تمرین:

۱. مدار جمع کننده و تفریق کننده مکمل ۲ دو عدد ۸ بیتی را با استفاده از تراشه های 7483 و 7485 طراحی و رسم کنید.

۲. مدار یک full adder را طراحی کنید.

۳. نقشه کامل مقایسه دو عدد ۸ بیتی را با استفاده از تراشه های 7485 رسم کنید.

۴. مدار یک مقایسه کننده ۱ بیتی را طراحی کنید.

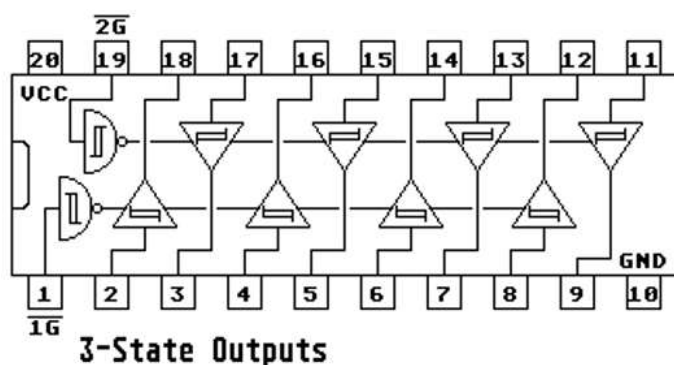
آزمایش پنجم: آشنایی با مدارهای ترکیبی (۲) (بافر و مالتی پلکسر و سویچ)

وسایل مورد نیاز:

LED، 150Ω، تراشه‌های 74151، 74224، 4066

تئوری آزمایش:

تراشه 74244 یک بافر ۸ بیتی یک طرفه می‌باشد، ورودی‌های آن iA_j و خروجی‌های آن iY_j می‌باشند. برای کار کردن تراشه به عنوان یک بافر ۸ بیتی، پایه‌های کنترلی $1G'$ و $2G'$ باید به زمین وصل شود. در این صورت ورودی‌ها و خروجی‌ها به شکل بافر به هم وصل می‌شوند. پایه کنترلی $1G'$ وصل/قطع شدن پایه‌های $1A_j$ به/از پایه‌های $1Y_j$ را کنترل می‌کند. پایه کنترلی $2G'$ همین کار را برای پایه‌های $2A_j$ و $2Y_j$ انجام می‌دهد. اگر پایه‌های کنترلی به high وصل باشند ارتباط بین خروجی و ورودی قطع می‌شود.



Truth Table		
$1G, 2G$	D	Output
L	L	L
L	H	H
H	X	High Impedance

شکل (۵-۱) پایه‌های تراشه بافر 74244 و جدول صحت آن.

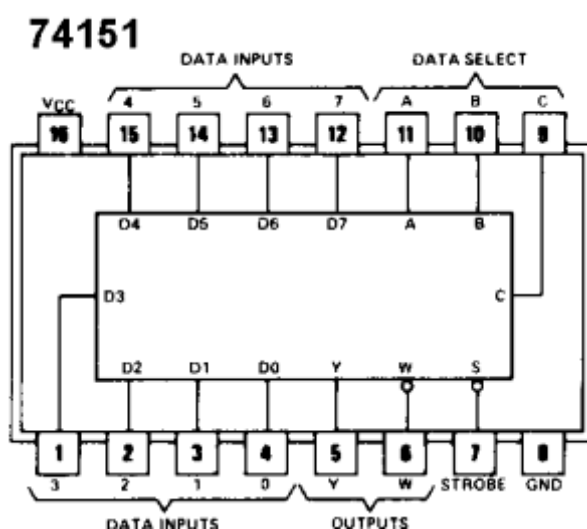
یکی از استفاده‌های مهم این تراشه به عنوان یک مدار محافظ می‌باشد. این مدار بین ورودی و مدار اصلی قرار می‌گیرد. اگر ولتاژ زیادی بر روی ورودی مدار قرار گیرد این ولتاژ به مدار اصلی منتقل نمی‌شود و حداکثر مدار بافر خواهد سوخت. شماره پایه‌های تراشه به صورت زیر است:

+5	$2G'$	1Y1	2A4	1Y2	2A3	1Y3	2A2	1Y4	2A1
20	19	18	17	16	15	14	13	12	11
1	2	3	4	5	6	7	8	9	10
$1G'$	1A1	2Y4	1A2	2Y3	1A3	2Y2	1A4	2Y1	GND

در حالت کلی مالتی پلکسر یا MUX مداری است با n خط کنترل، $2n$ خط ورودی و یک خروجی. در هر لحظه فقط یکی از ورودی‌ها به خروجی وصل است و توسط خطوط کنترلی می‌توان مشخص کرد که کدام ورودی به خروجی وصل باشد. تراشه 74151 به عنوان انتخاب‌کننده اطلاعات ۸ بکار می‌رود. در حالت عادی پایه ۷ باید به صفر وصل باشد. اگر این پایه یک شود، خروجی پایه ۶ به یک و خروجی پایه ۵ به صفر می‌رود. معادل

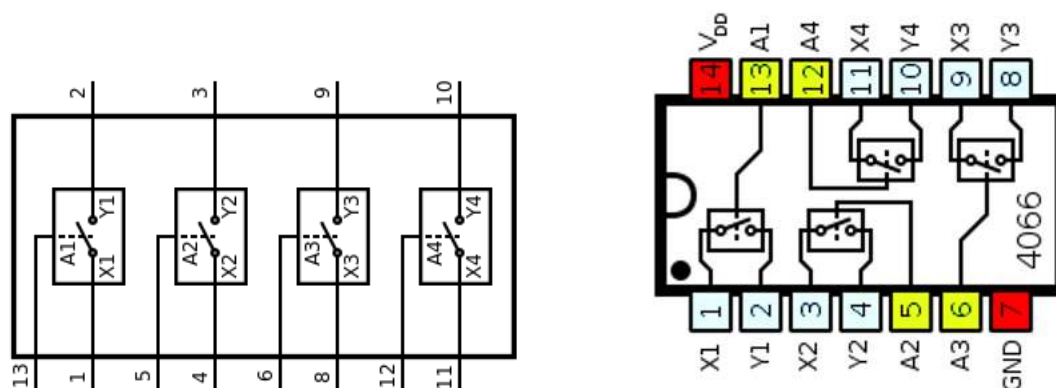
باینری ورودی‌های قرار گرفته در پایه‌های ۱۱ و ۱۰ و ۹ اطلاعات مربوطه را انتخاب کرده و متمم آن در خروجی پایه ۶ و خود اطلاعات در پایه ۵ ظاهر می‌شود.

به عنوان مثال اگر ورودی‌های آدرس بترتیب 101 باشد که معادل باینری عدد ۵ است، اطلاعات موجود در ورودی خط ۵ (پایه ۱۴) بصورت معکوس شده در پایه ۶ و خود اطلاعات در پایه ۵ ظاهر خواهد شد. توجه داشته باشید که چون اطلاعات پایه ۵ از یک گیت معکوس عبور می‌کند، اطلاعات در پایه ۶ نسبت به پایه ۵ سریعتر ظاهر خواهد شد. مدت زمان انتخاب اطلاعات در این تراشه برابر ۱۹ نانوثانیه بوده و کل جریان مصرفی آن برابر ۲۹ میلی‌آمپر است.



شکل (۵-۲) پایه‌های تراشه مالتی‌پلکسر ۷۴۱۵۱.

تراشه 4066 یک سویچ دیجیتال است که دارای ۴ سویچ مستقل است که توانایی سویچ کردن ۰ و ۱ دیجیتال و یا سیگنال‌های آنالوگ (در بازه ۵V- تا ۵V برای برش نخوردن سیگنال) را دارد. یکی از سویچ‌ها را به دلخواه آزمایش کنید. (با دادن صفر به پایه کنترل هر سویچ، سویچ خاموش و با یک دادن به آن روشن می‌شود). به پایه کنترل هر سویچی که صفر بدهیم، آن سویچ خاموش و اگر یک بدهیم روشن خواهد شد.



شکل (۵-۳) دو نمایش مختلف از سویچ‌های تراشه 4066.

شرح آزمایش:

- ۱- چهار ورودی دلخواه به پایه‌های iA_j از تراشه 74244 وصل کنید و چهار خروجی متناظر را به دیودهای LED وصل کنید. پایه‌های کنترلی را low کرده و نتیجه را بررسی کنید. در این حال پایه‌های کنترلی را high کرده و با تغییر ورودی‌ها نتیجه را یادداشت کنید.
- ۲- تراشه ۷۴۱۵۱ را مورد آزمایش قرار داده و جدول عملکرد آن را بیابید.
- از آنجا که این تراشه یک MUX ۸ به ۱ است، ۸ بیت تصادفی را بصورت ثابت به ورودی‌ها اعمال کنید و با توجه به تغییرات پین‌های آدرس، خروجی‌ها را اندازه‌گیری کرده و یادداشت کنید.
- ۳- تابع $f(a,b,c,d)=\Sigma(1,3,5,6)$ را با تراشه ۷۴۱۵۱ پیاده‌سازی کنید.

تمرین:

- ۱- با استفاده از دو تراشه 74151 یک MUX ۱۶ به ۱ طراحی کنید.

آزمایش ششم: آشنایی با مدارهای ترکیبی (۳) (دی‌کودر، اینکودر و مدار توازن)

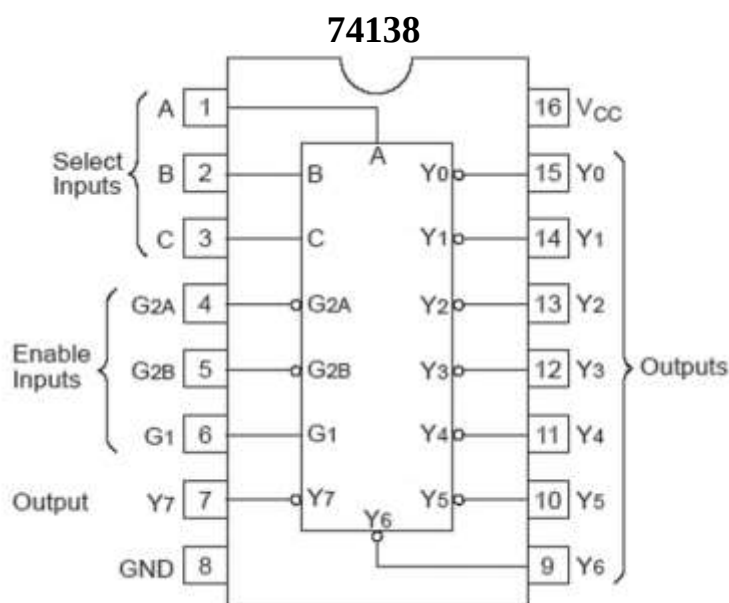
وسایل مورد نیاز:

LED، 150Ω، تراشه‌های 74138، 7400، 7408، 7486

تئوری آزمایش:

DECODER یا کدبردارها، مدارهایی هستند با n ورودی که بر اساس هر یک از حالات ورودی، یکی از 2^n خروجی فعال می‌شود.

تراشه 74138 یک دیکودر ۳ به ۸ است (ورودی‌های آن A، B و C هستند و خروجی‌های آن Y0 تا Y7 می‌باشند). مشروط به اینکه پایه‌های کنترلی G2A و G2B به low و G1 به high وصل باشند، تراشه بر طبق جدول زیر عمل می‌کند: (خروجی‌ها active-low هستند)



شکل (۶-۱) پایه‌های تراشه دیکودر ۷۴۱۳۸.

جدول صحت تراشه 74138

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

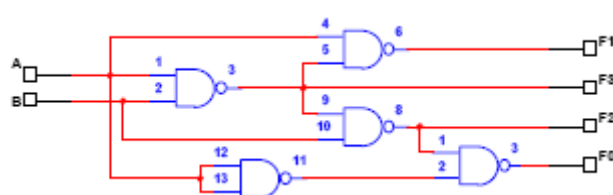
شرح آزمایش:

۱- الف) ۸ دیود LED در خروجی‌های Y0 تا Y7 تراشه 74138 قرار دهید و پایه‌های کنترلی را به نحو مناسب مقداردهی کنید. سپس ورودی‌های CBA را از 000 تا 111 تغییر دهید و در هر مرحله نتیجه را یادداشت نمایید.

ب) پایه‌های کنترلی را از حالت فوق خارج کرده و با تغییر مجدد CBA خروجی‌ها را در هر مرحله یادداشت کنید.

۲- با استفاده از تراشه 7400 یک مدار یک دیکودر ۲ به ۴ را ببندید و سپس آن را مورد آزمایش قرار داده و جدول درستی آن را بررسی کنید.

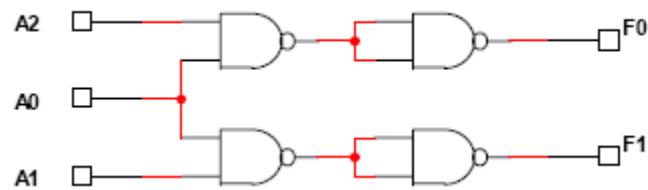
A1	A0	F0	F1	F2	F3
L	L	L	H	H	H
L	H	H	L	H	H
H	L	H	H	L	H
H	H	H	H	H	L



شکل (۶-۲) مدار دیکودر ۲ به ۴ با تراشه ۷۴۰۰.

۳- حال با استفاده از تراشه 7400 یک مدار یک اینکودر ۴ به ۲ را طراحی می‌کنیم. برای طراحی این مدار دو حالت می‌توان در نظر گرفت.
الف) در هر ترکیب از ورودی‌ها فقط یکی از Low باشد.

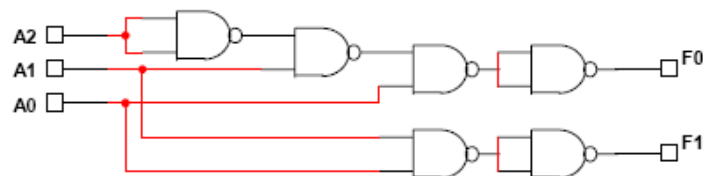
A0	A1	A2	A3	F0	F1
L	H	H	H	L	L
H	L	H	H	L	H
H	H	L	H	H	L
H	H	H	L	H	H



شکل (۳-۶) مدار اینکودر ۴ به ۲ با تراشه ۷۴۰۰.

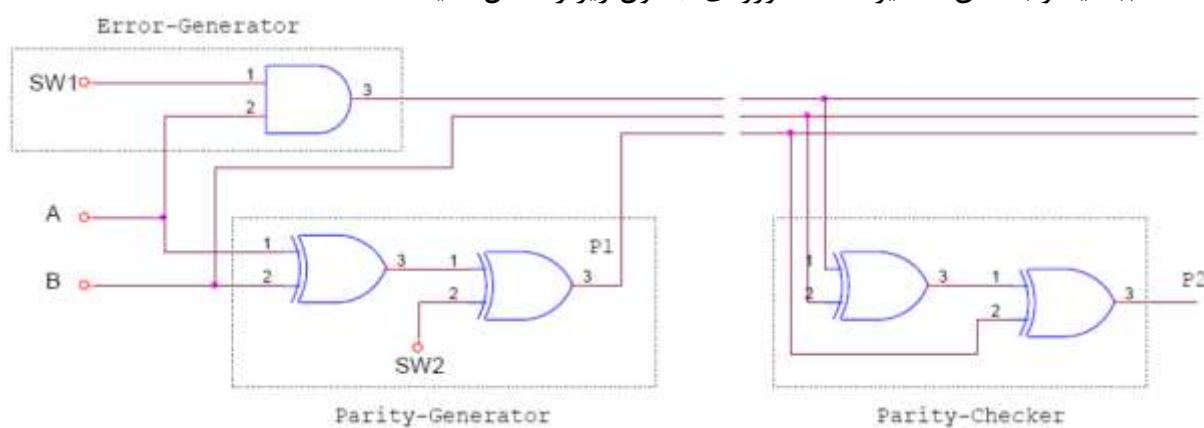
ب) در هر ترکیب از ورودی‌ها بیش از یکی می‌تواند Low باشد اما اولویت با ورودی با ارزش کمتر است.

A0	A1	A2	A3	F0	F1
L	L	L	L	L	L
L	L	L	H	L	L
L	L	H	L	L	L
L	L	H	H	L	L
L	H	L	L	L	L
L	H	L	H	L	L
L	H	H	L	L	L
L	H	H	H	L	L
H	L	L	L	L	H
H	L	L	H	L	H
H	L	H	L	L	H
H	L	H	H	L	H
H	H	L	L	H	L
H	H	L	H	H	L
H	H	H	L	H	H
H	H	H	H	X	X



شکل (۴-۶) مدار اینکودر اولویت‌دار با تراشه ۷۴۰۰.

۴- مدار شکل زیر عمل تولید و بررسی رقم نقلی را انجام می‌دهد. آن را با استفاده از تراشه‌های ۷۴۰۸ و ۷۴۸۶ ببندید و با دادن مقادیر مختلف ورودی جدول زیر را کامل کنید.



شکل (۵-۶) مدار مولد بیت توازن.

			SW1	
SW2= H			H	L
A	B	P1	P2	P2
0	0			
1	0			
0	1			
1	1			

			SW1	
SW2= L			H	L
A	B	P1	P2	P2
0	0			
1	0			
0	1			
1	1			

با استفاده از جداول فوق نوع توازن (زوج یا فرد) را مشخص کنید.
وظیفه کلیدهای SW1 و SW2 چیست؟

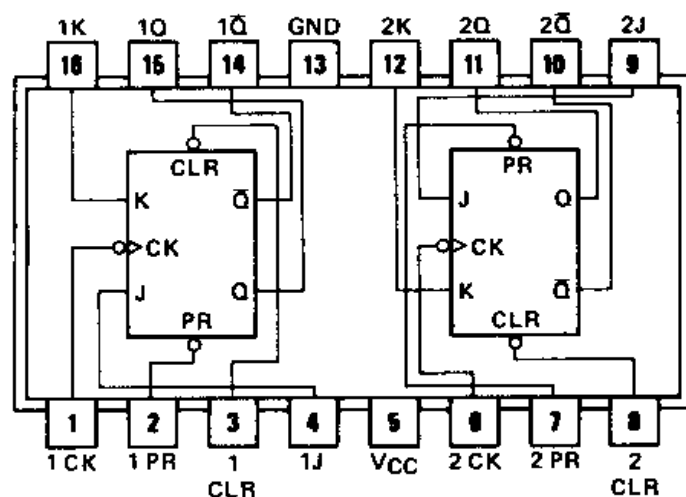
آزمایش هفتم: آشنایی با فلیپ فلاپ JK در تراشه 7476

وسایل مورد نیاز:

تراشه $2 \times (74LS76 \text{ or } 74HCT76)$, $150\Omega \times 4$, LED

تئوری آزمایش:

یک فلیپ فلاپ یا FF می‌تواند یک حالت دودویی را مادامی که تغذیه به مدارش اعمال می‌شود، نگه دارد. تراشه ۷۴۷۶ دارای دو FF نوع JK می‌باشد که تغذیه آن‌ها مشترک است. هر FF دارای دو پایه کنترلی PRESET (PR) و CLEAR (CLR) است.



شکل (۱-۷) پایه‌های تراشه فلیپ فلاپ JK ۷۴۷۶.

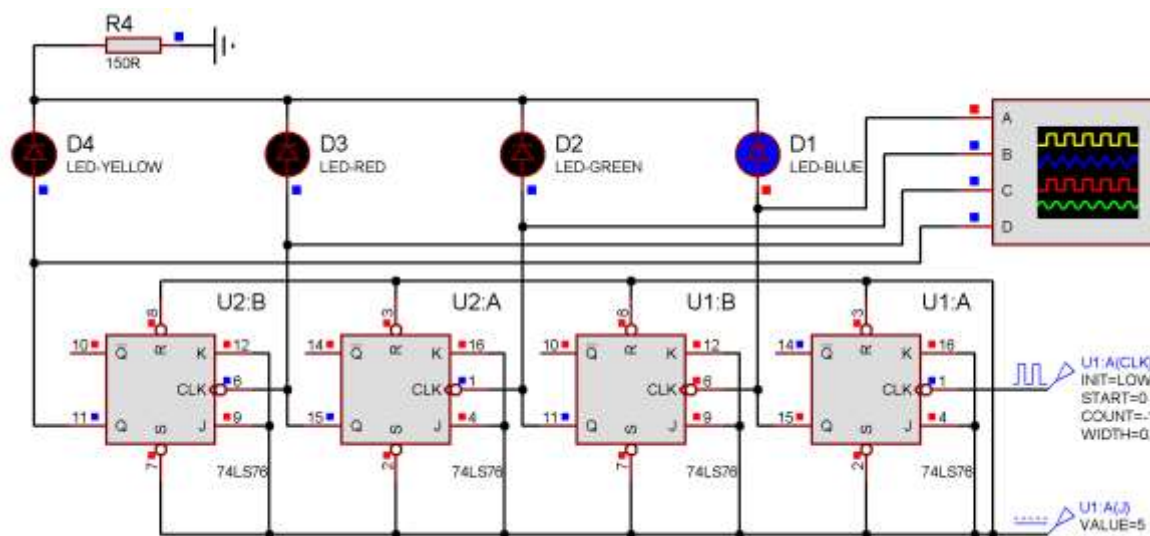
جدول عملکرد تراشه 7476:

PR	CLR	CK	J	K	Q	Q'
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	?	?
H	H	↓	L	L	Q_0	Q'_0
H	H	↓	H	L	H	L
H	H	↓	H	H	Q'_0	Q_0
H	H	H	X	X	Q_0	Q'_0

با توجه به جدول مشخص است که اگر ورودی‌های کنترلی High باشند، خروجی در اختیار ورودی‌های JK قرار گرفته و بر اساس آن‌ها خروجی تغییر می‌کند، یعنی در لبه پایین رونده پالس Clock خروجی‌ها متمم خواهند شد.

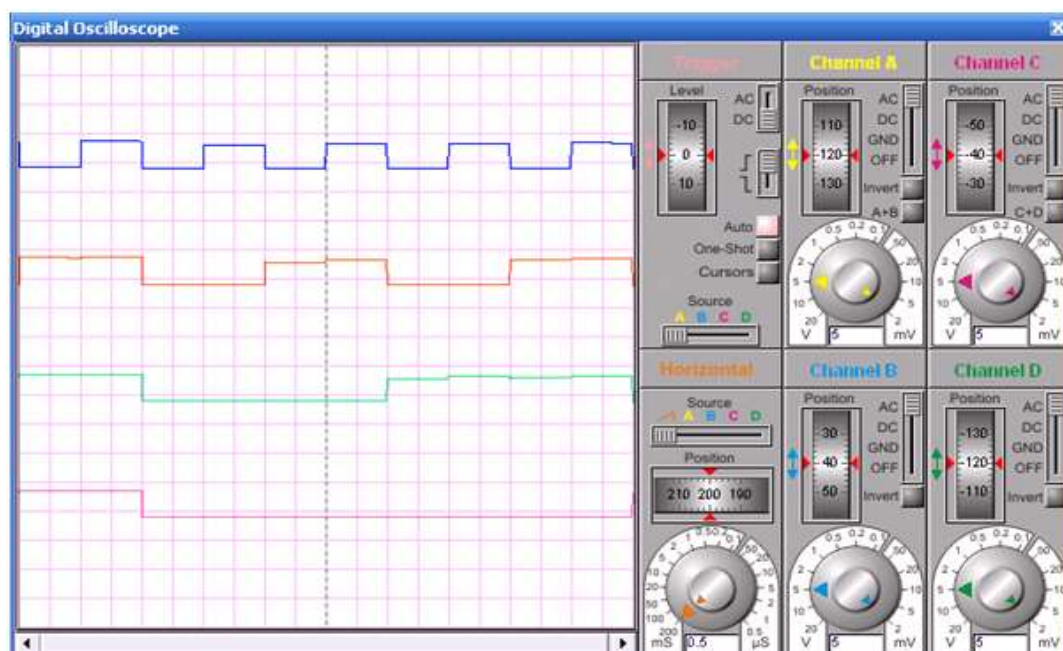
شرح آزمایش:

یک شمارنده به صورتی که در مدار شکل (۷-۲) دیده می شود ببندید.



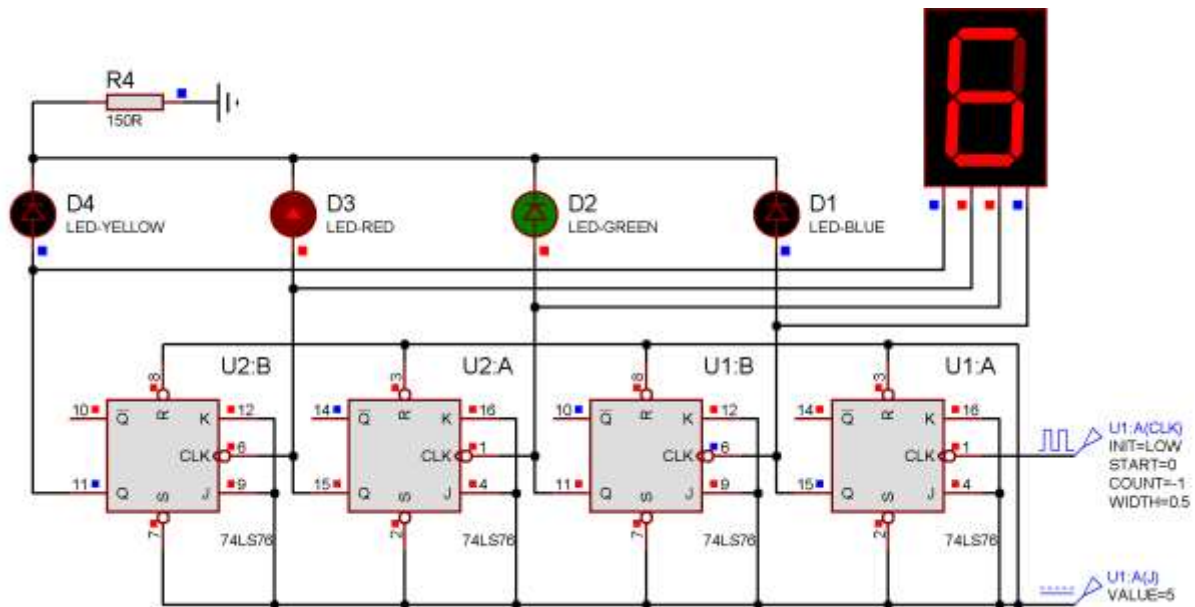
شکل (۷-۲) شمارنده ۴بیتی با JK_FF

چون در هر سیکل تنها یک لبه پایین رونده داریم، بنابراین سیگنال خروجی پس از هر دو سیکل کامل کلاک ورودی یک سیکل را طی خواهد کرد. بنابراین فرکانس خروجی نصف فرکانس ورودی است. اگر خروجی طبقه اول را به ورودی کلاک پالس طبقه دوم بدهیم می توان در خروجی طبقه دوم فرکانسی به اندازه یک چهارم فرکانس ورودی طبقه اول داشت. یعنی مدار یک مقسم فرکانس به توان هایی از دو است. در نهایت خروجی طبقه چهارم فرکانسی معادل یک شانزدهم ورودی طبقه اول خواهد شد. به شکل (۷-۳) دقت کنید:



شکل (۷-۳) خروجی شمارنده ۴ بیتی و مقسم فرکانسی.

با کمی دقت مشخص می‌شود که این خروجی‌ها مشابه یک شمارنده چهار بیتی می‌باشد که از 0000 تا 1111 می‌شمارد (0 تا 15). پس از پایان، شمارش مجدداً تکرار خواهد شد. (تعداد طبقات = تعداد بیت‌ها). برای مشاهده خروجی‌ها می‌توان آن‌ها را به یک 7-segment یا تعدادی دیود داد. مدار مربوطه در شکل بعد مشاهده می‌شود.



شکل (۷-۴) شمارنده ۴بیتی با ۷۴۷۶ و خروجی 7-Seg.

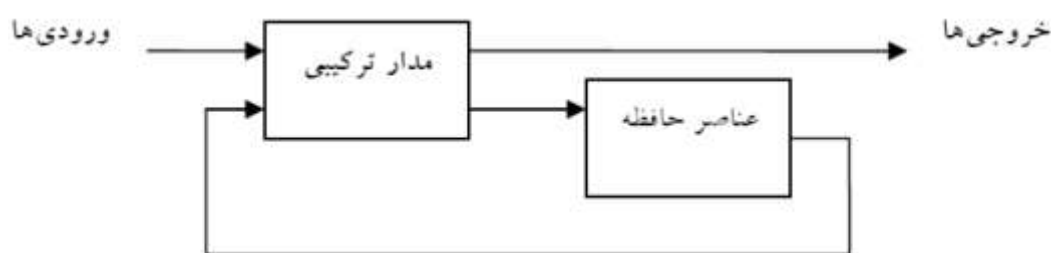
آزمایش هشتم: مدارات ترتیبی و شمارنده‌های سنکرون و آسنکرون

وسایل مورد نیاز:

تراشه $2 \times (74LS76 \text{ or } 74HCT76)$, 150Ω LED,

تئوری آزمایش:

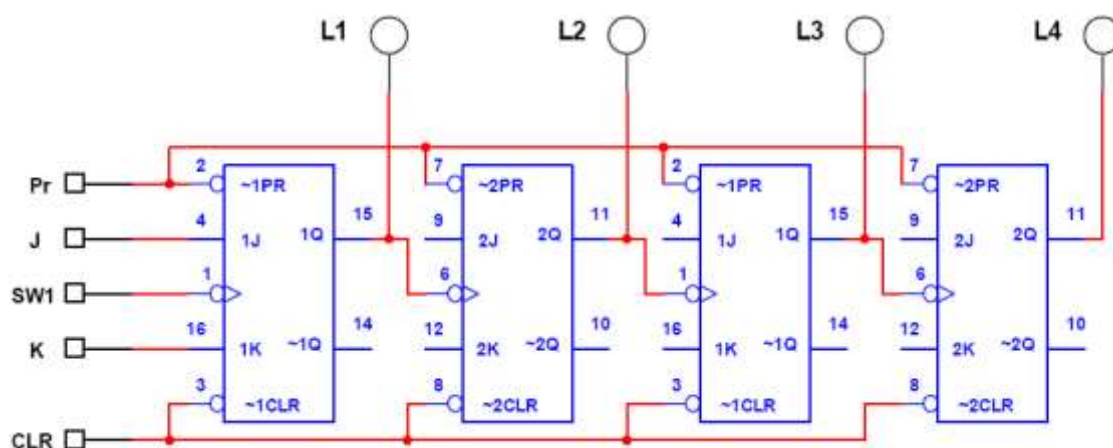
در مدارات ترکیبی خروجی در هر لحظه به ورودی‌های آن لحظه بستگی دارد. بیشتر سیستم‌های دیجیتالی که با آن‌ها سروکار داریم اکثراً دارای حافظه هستند که به آن‌ها مدار ترتیبی گفته می‌شود و خروجی علاوه بر ورودی به خروجی لحظه قبل نیز بستگی دارد. نمودار بلوکی یک مدار ترتیبی در شکل زیر نشان داده شده است. این مدار شامل مدار ترکیبی است که برای ایجاد مسیر فیدبک عناصر حافظه به آن متصل شده است که می‌تواند اطلاعات دودویی را در خود ذخیره کنند. مدارات ترتیبی اطلاعات دودویی را از ورودی‌های بیرونی دریافت می‌کند و این ورودی‌ها همراه با حالت فعلی عناصر حافظه مقدار دودویی خروجی را تعیین می‌کند. بنابراین یک مدار ترتیبی با ترتیب زمانی ورودی‌ها، خروجی‌ها و حالات داخلی مشخص می‌گردد. دو نوع مدار ترتیبی وجود دارد که دسته‌بندی آن به زمان‌بندی سیگنال آن وابسته است. این دو نوع مدار عبارتند از مدارات ترتیبی همزمان (سنکرون) و غیرهمزمان (آسنکرون).



شکل (۸-۱) شمای کلی یک مدار ترتیبی.

شرح آزمایش:

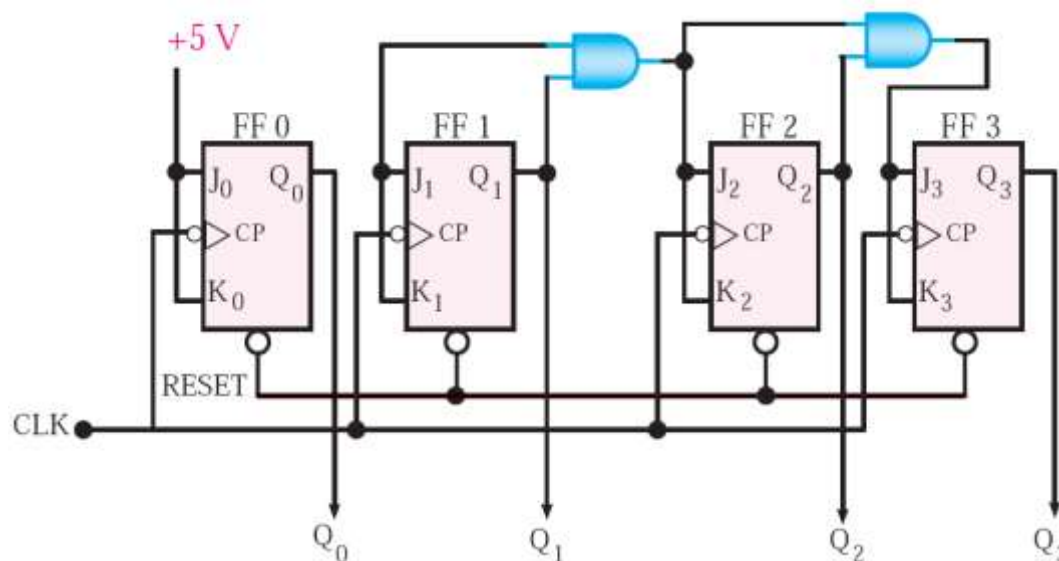
شمارنده آسنکرون بالارو با استفاده از دو تراشه ۷۴۷۶ طبق شکل (۸-۲) ببندید. ابتدا تمام FFها را پاک کنید و سپس با دادن clk استاتیک، خروجی FFها را در جدولی نظیر زیر یادداشت کنید. آزمایش دینامیک را با دادن موج مربعی به فرکانس ۱۰۰ کیلوهرتز به عنوان clk انجام دهید و شکل موج خروجی را با حفظ رابطه زمانی رسم نمایید. برای این کار می‌توانید یک کانال اسکوپ را به طور ثابت به QD متصل کرده و اسکوپ را با لبه منفی این کانال تریگر کنید و به کمک کانال دیگر شکل موج بقیه نقاط را نسبت به D رسم کنید.



شکل (۸-۲) مدار شمارنده آسنکرون با JK_FF

تعداد پالس	QA	QB	QC	QD	معادل اعشاری
0	0	0	0	0	0
.					
.					
.					

مدار شمارنده سنکرون بالارو را مطابق شکل (۸-۳) ببندید. تمام FFها را پاک کنید و سپس با دادن clk استاتیک، خروجی FFها را در جدولی نظیر زیر یادداشت کنید. آزمایش دینامیک را با دادن موج مربعی به فرکانس ۱۰۰ کیلوهرتز به عنوان clk انجام دهید و شکل موج خروجی را با حفظ رابطه زمانی رسم نمایید. برای این کار می‌توانید یک کانال اسکوپ را به طور ثابت به QD متصل کرده و اسکوپ را با لبه منفی این کانال تریگر کنید و به کمک کانال دیگر شکل موج بقیه نقاط را نسبت به D رسم کنید.



شکل (۸-۳) مدار شمارنده سنکرون بالارونده.

تمرین:

- ۱- شمارنده آسنکرون با استفاده از دو تراشه ۷۴۷۶ و ۷۴۰۰ طوری طراحی نمایید که خروجی آن به محض رسیدن به عدد N صفر گردد. (مثلا $N=12$).
- ۲- مدار شکل (۸-۳) را به نحوی به شمارنده سنکرون پایین‌رو تبدیل کنید که خروجی‌ها از Q ها گرفته شده باشد.

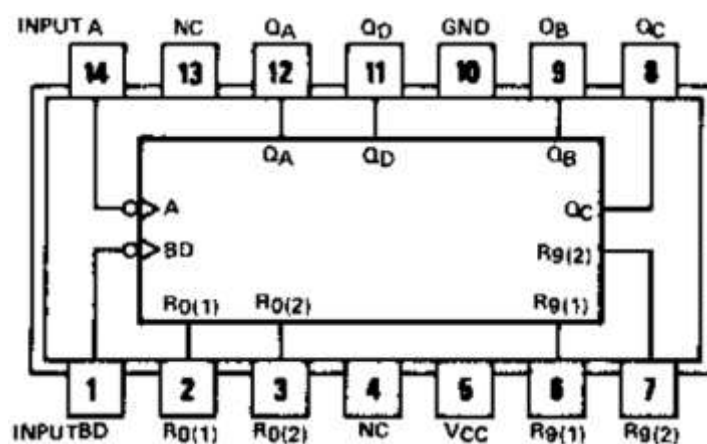
آزمایش نهم: آشنایی با شمارنده BCD در آی سی 7490

وسایل مورد نیاز:

7-segment، تراشه‌های 7490، 7447، 7408

تئوری آزمایش:

7490 یک شمارنده BCD (دهدهی) است که پایه‌های آن مطابق شکل زیر نام‌گذاری می‌شوند. برای شمارش در مبنای ده کفایت پایه B (پایه ۱) را به خروجی Q_A (پایه ۱۲) وصل کنیم و پالس کلاک را به ورودی A در مبنای ده اعمال نماییم.



شکل (۹-۱) پایه‌های تراشه شمارنده ۷۴۹۰.

مقادیر پایه‌های کنترلی را باید مطابق جدول (۵-۱) روی یکی از حالات شمارش قرار داده باشیم. پایه‌های NC^۱ برای استاندارد کردن تعداد پایه‌های تراشه استفاده می‌شوند و کاربرد دیگری ندارند.

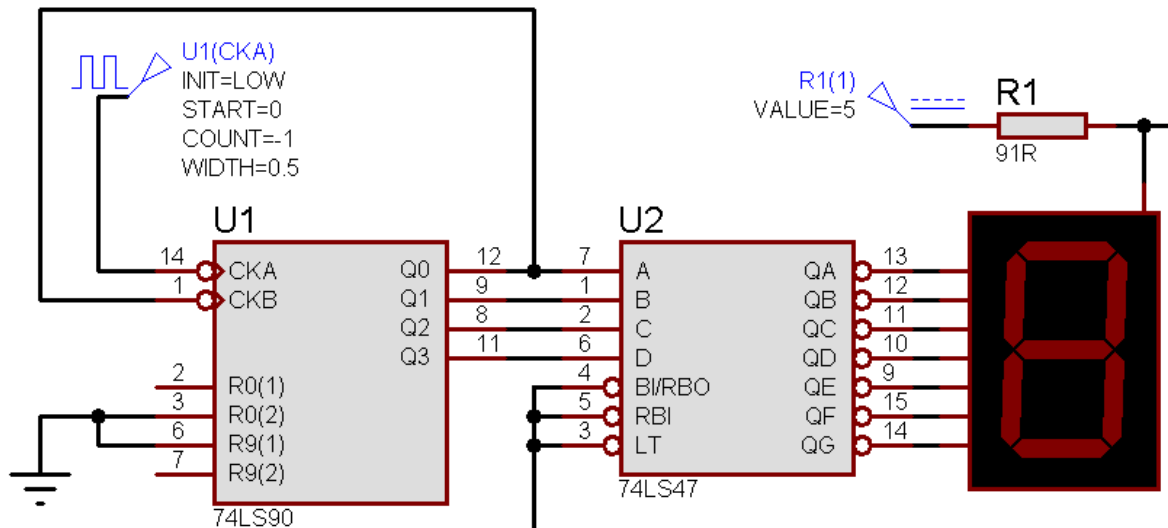
جدول (۵-۱) جدول عملکرد Reset/Count.

Reset Inputs				Outputs			
R0(1)	R0(2)	R9(1)	R9(2)	Q _D	Q _C	Q _B	Q _A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

¹ No Connection

شرح آزمایش:

مدار مورد استفاده را در شکل (۹-۲) مشاهده می‌کنید. پالس 1Hz را بوسیله سیگنال ژنراتور و اسکوپ تولید و تنظیم کنید. چهار خروجی شمارنده را به 7447 (دکودر BCD به 7-segment) وصل کرده و خروجی‌های 7447 را به 7-segment وصل نمایید.



شکل (۹-۲) شمارنده BCD با آی سی 7490.

می‌توان مدار را به گونه‌ای طراحی کرد که در مبنای پایین‌تری شمارش کند. فرض کنید می‌خواهیم در مبنای ۶ شمارش کنیم، در این صورت باید مدار را به گونه‌ای طرح کرد که با رسیدن به عدد شش (0b110) ورودی‌های کنترلی از حالت شمارش خارج شوند و همگی صفر گردند. بدین منظور باید ویژگی‌ای در عدد شش پیدا کنیم که در پنج رقم قبلی وجود ندارد.

0000	0001	0010	0011	0100	0101	0110	0111	1000	1001
0	1	2	3	4	5	6	7	8	9

با دقت در این اعداد دیده می‌شود که تنها در عدد شش، همزمان ارقام دوم و سوم یک می‌شوند. حال اگر $R0_1$ را به یکی از این دو رقم و $R0_2$ را به رقم دیگر وصل کنیم در عدد شش مدار ریست خواهد شد. در جدول زیر یک نمونه از نحوه اتصال پایه‌ها برای دست یافتن به مبنای ۲ تا ۹ بیان شده است.

BASE	R01	R02	R91	R92
2	H	Q1	L	X
3	Q0	Q1	L	X
4	H	Q2	L	X
5	Q0	Q2	L	X
6	Q1	Q2	L	X
7	Q2	QG	L	X
7	Q0	Q1&Q2	L	X
8	H	Q3	L	X
9	Q0	Q3	L	X

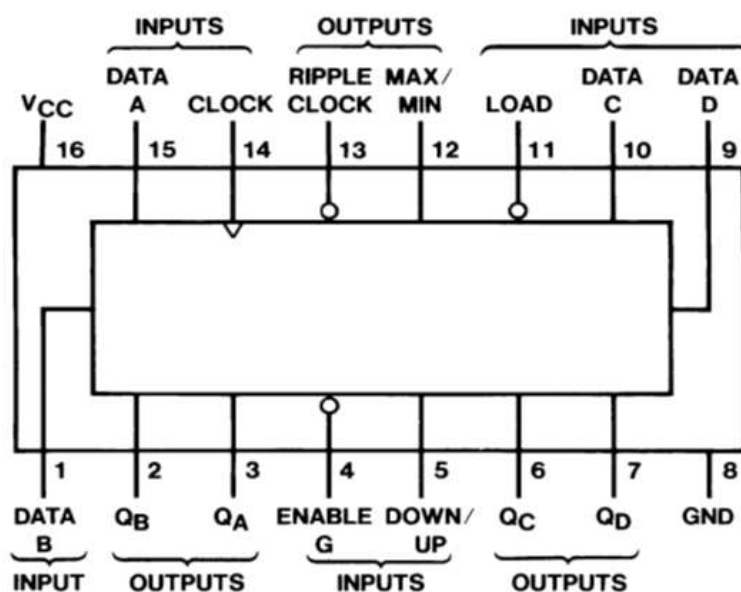
آزمایش دهم: آشنایی با تراشه‌های 74190 و 74191

وسایل مورد نیاز:

7447، 74191، 74190، تراشه‌های 7-Segment، LED، 150Ω

تئوری آزمایش:

تراشه‌های 74190 و 74191 به ترتیب شمارنده BCD و شمارنده ۴ بیتی Binary هستند و هر دو دارای یک نقشه مشابه می‌باشند.



شکل (۱-۱۰) پایه‌های تراشه شمارنده ۷۴۱۹۰.

- پالس کلاک برای شمارش تراشه به پایه Clock (پایه شماره ۱۴) متصل می‌شوند.
- پایه Enable (پایه ۴) اکتیو کننده یا فعال کننده تراشه است. در حالت شمارش این پایه باید به صفر وصل شود. اثر High بودن این پایه را در طی آزمایش بررسی می‌کنیم.
- این شمارنده توانایی شمارش صعودی یا نزولی را دارد. به وسیله پایه up/down جهت شمارش تراشه را مشخص می‌کنیم. اگر این پایه را Low بدهیم، Counter به صورت صعودی و اگر High بدهیم Counter به صورت نزولی عمل خواهد کرد.
- این تراشه به ازای هر دور کامل شمارش یک تک پالس روی خروجی‌های max/min و ripple clock تولید می‌کند.
- شمارنده قادر است از یک عدد خاص به بعد یا قبل را شمارش کند. برای این منظور عدد مورد نظر را روی ورودی‌های data قرار می‌دهیم و پایه load را یک لحظه زمین و مجدداً high خواهیم کرد.
- در حالت کار نرمال پایه load باید به high متصل باشد.

شرح آزمایش:

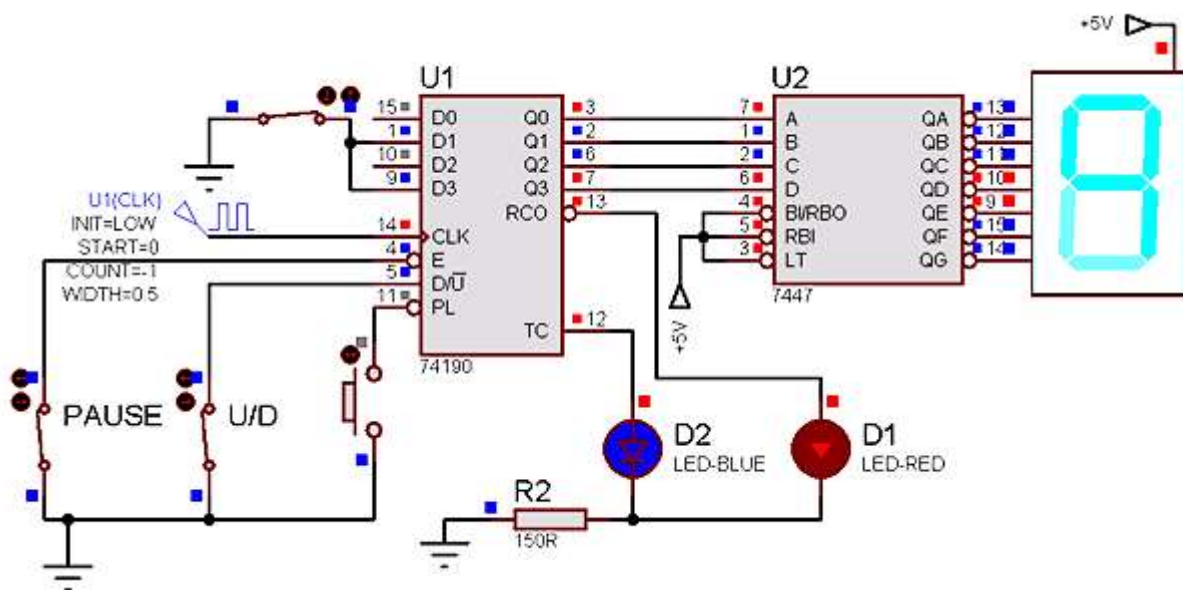
۱- Enable را low و Load را high کنید.

۲- تراشه را در دو حالت صعودی و نزولی آزمایش کنید.

۳- با اتصال دیود به خروجی‌های max/min و ripple clock، تعیین کنید بر روی چه عددی (در هر حالت صعودی و نزولی) روی این خروجی‌ها پالس تولید می‌شود؟ و این پالس مثبت است یا منفی؟

۴- در حالت شمارش تراشه، پایه enable را High و دوباره low کنید و نتیجه را یادداشت نمایید.

۵- عدد دلخواه ۵ را روی پایه‌های data قرار داده و پایه load را زمین و مجدداً high و نتیجه را ثبت کنید.
مدار مورد استفاده در شکل (۱۰-۱) نشان داده شده است.



شکل (۱۰-۲) مدار شمارنده مربوط به آزمایش.

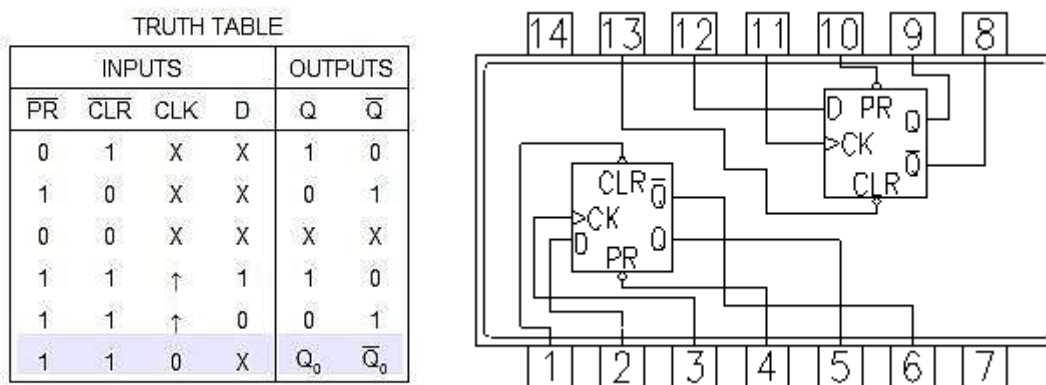
آزمایش یازدهم: آشنایی با فلیپ فلاپ نوع D و تقسیم فرکانس

وسایل آزمایش:

تراشه 7474، LED، 150Ω

تئوری آزمایش:

تراشه 7474 شامل دو فلیپ فلاپ نوع D مستقل تحریک شونده با لبه بالارونده پالس ساعت همراه با پایه‌های Set و Reset دارد. هر FF شامل دو خروجی بنام‌های Q و $\bar{Q}$ است. با اعمال لبه بالارونده پالس ساعت اطلاعات قرار گرفته در ورودی D، در خروجی Q ظاهر می‌گردد. اگر clk به تراشه اعمال نشود اطلاعات موجود در خروجی ظاهر نخواهد شد. اگر ورودی D به یک وصل شود، اعمال clk موجب می‌شود که حالت Q برابر یک گردد. اگر هم پایه ورودی D به صفر وصل شود اعمال clk خروجی Q را به صفر خواهد برد. اطلاعات در ورودی D هر لحظه می‌تواند تغییر یابد ولی فقط با لبه بالارونده پالس ساعت آن اطلاعات در خروجی Q ظاهر خواهد شد. در حالت عادی clear و set به یک وصل می‌شوند. اگر پایه clear به صفر وصل شود فوراً حالت Q به صفر می‌رود. اگر پایه set صفر شود حالت Q به یک می‌روند. توجه شود که پایه‌های Set و Clear نباید همزمان صفر شوند. بیشینه فرکانس ورودی clk در این تراشه ۲۵ مگاهرتز بوده و کل جریان مصرفی آن ۱۷ میلی‌آمپر است.



شکل (۱-۱۱) پایه‌های تراشه D_FF ۷۴۷۴ و جدول صحت آن.

شرح آزمایش:

- ۱- برای IDFF ای که در اختیار دارید درستی جدول بالا را بررسی کنید.
- ۲- با استفاده از تراشه 7474 یک مقسم فرکانس یک چهارم طراحی کنید.

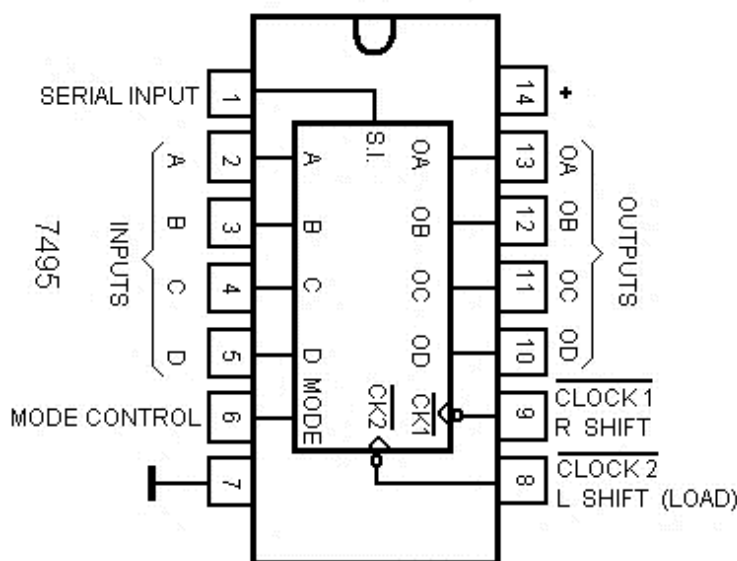
آزمایش دوازدهم: شیفت رجیسترها

وسایل مورد نیاز:

تراشه 7495، 7474، 74151، LED، 150Ω

تئوری آزمایش:

تراشه 7495 چندکاره است (توانایی انجام چند عمل مختلف مانند انتقال موازی اطلاعات، انتقال سری اطلاعات، رجیستر شیفت به راست و رجیستر شیفت به چپ را داراست. برای انتقال موازی اطلاعات به صورت ۴ بیتی ورودی‌های A، B، C و D و خروجی‌های QA، QB، QC و QD مورد استفاده قرار می‌گیرند. پایه کنترلی mode control باید به high وصل باشد. چهار ورودی موازی در لبه پایین رونده پالسی که به clock 2 داده می‌شود به خروجی‌های نظیر منتقل می‌شوند و در خروجی latch می‌شوند. تغییرات ورودی تا زمانی که مجدداً به clock 2 پالس ندهیم به خروجی منتقل نخواهند شد. در انتقال موازی اطلاعات پایه های ۱ و ۹ بدون استفاده‌اند.

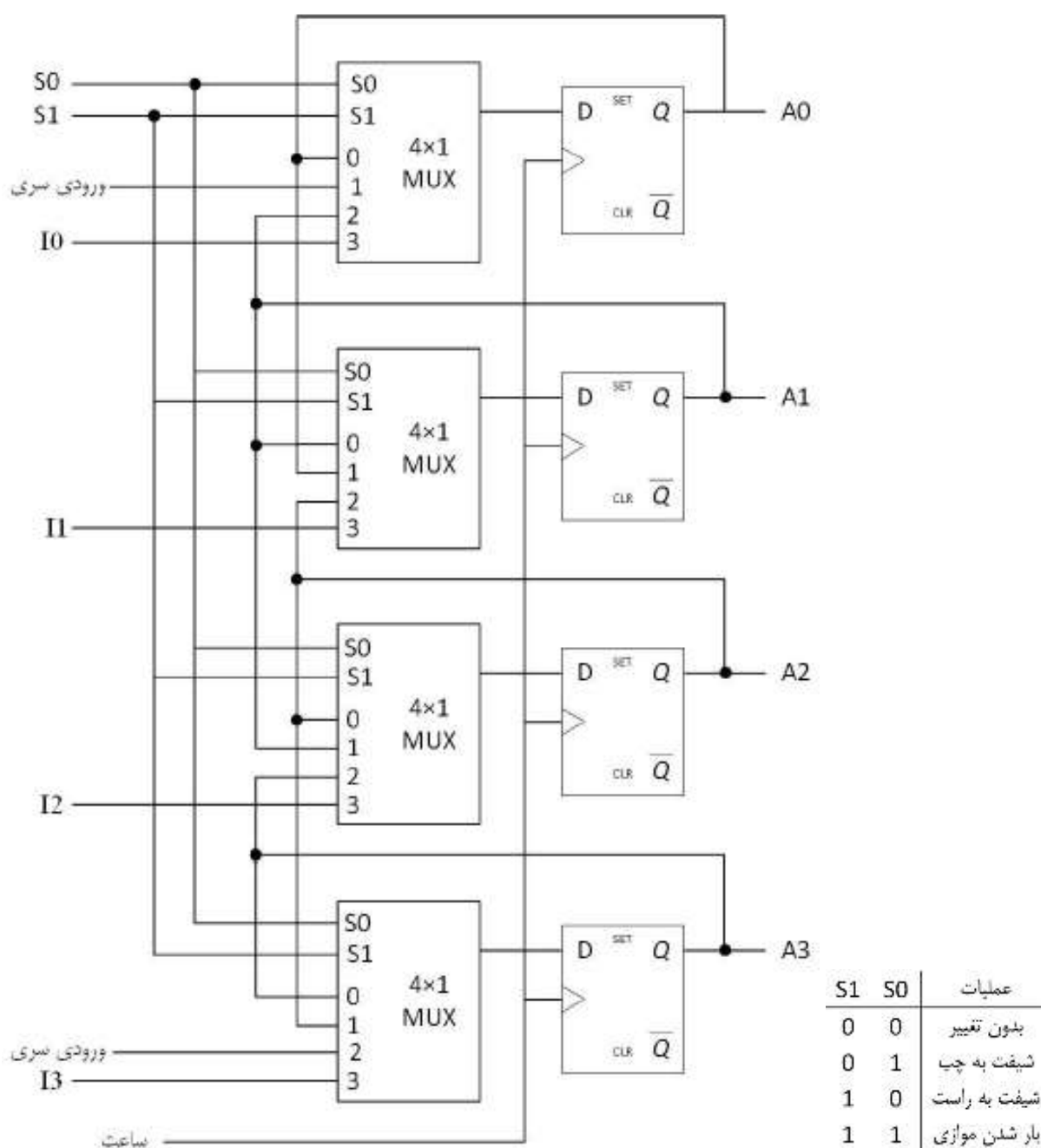


شکل (۱-۱۲) پایه‌های تراشه شیفت رجیستر ۷۴۹۵.

کاربرد دیگر این تراشه تبدیل اطلاعات سریال به صورت موازی می‌باشد. در حالت ورودی‌های موازی و پایه clock2 بی تاثیرند. پایه mode control باید به low وصل باشد. در لبه پایین رونده پالسی که به clock 1 داده می‌شود، اعمال زیر به ترتیب انجام خواهند شد:

QC→QD
QB→QC
QA→QB
Serial input→QA

شکل زیر یک شیفت رجیستر ۴ بیتی دوجهته با قابلیت بار شدن موازی را نشان می‌دهد. همانطور که ملاحظه می‌شود مدار دارای پنج MUX و چهار فلیپ‌فلاپ است. هر MUX دو بیت کنترلی S_0 و S_1 دارد. اگر ورودی‌ها را با ارقام ۰، ۱، ۲، ۳ نشان دهیم این ورودی‌ها می‌توانند چهار نوع خروجی تولید می‌کنند که به ورودی DFF متصل می‌شوند و مدار را در یک مد عملیاتی متفاوت قرار دهد. FF ها به یک clk متصل هستند پس همزمان می‌توانند تغییر وضعیت دهند. خروجی FF ها نیز به $A_3...A_0$ متصل هستند. جدول عملیات مدار مطابق شکل زیر است:



شکل (۱۲-۲) مدار شیفت رجیستر ۴ منظوره و جدول عملیاتی آن.

شرح آزمایش:

۱- ۴ بیت دلخواه را روی ورودی قرار داده و با low کردن لحظه‌ای کلاک، انتقال موازی اطلاعات را بررسی کنید. پایه کلاک را توسط یک مقاومت به منبع ۵ ولت وصل کنید. از طریق مسیری موازی با مسیر قبلی پایه کلاک را توسط یک شستی به زمین وصل کنید. (با فشار دادن شستی یک پالس low به کلاک داده خواهد شد) پس از انتقال اطلاعات ورودی‌ها را تغییر داده و نتیجه را یادداشت کنید. با اعمال پالس و ورودی‌های مناسب صحت جدول زیر را آزمایش کنید و نتیجه را روی منحنی پاسخ مشخص نمایید.

S/I		QA	QB	QC	QD
1	<i>Pulse</i> $\longrightarrow$	1	0	0	0
1		1	1	0	0
0		0	1	1	0
1		1	0	1	1

۲- مدار شکل (۲-۱۲) را ببندید و مدهای عملیاتی مختلف آن را مورد آزمایش قرار دهید.

راهنمای تهیه گزارش کار برای آزمایشگاه مدارهای منطقی

تهیه گزارش، نامه و اوراق رسمی قسمت مهمی از کار هر مهندسی است. به طور کلی شیوه و اصول تمام گزارش‌ها شبیه همدیگرند. بنابراین بجاست که در همین دروس آزمایشگاه ارائه شده در مقطع کارشناسی این اصول فرگرفته شود. لازم به ذکر است که تمام جملات گزارش باید در زمان گذشته ساده و سوم شخص غایب باشد.

شماره آزمایش

عنوان آزمایش

مشخصات دانشجو شامل نام، نام خانوادگی و شماره دانشجویی

اسامی اعضای گروه

تاریخ انجام آزمایش

تاریخ تحویل گزارش کار

وسایل مورد نیاز:

علاوه بر قطعات استفاده شده در این آزمایش در صورتی که از دستگاهی برای نخستین بار استفاده می کنید در این قسمت قید شود و درباره حدود کارکرد دستگاهها توضیحات لازم ارائه گردد.

هدف انجام آزمایش:

هدف مختصر و با جملات کامل در زمان گذشته ساده بیان گردد.

مقدمه:

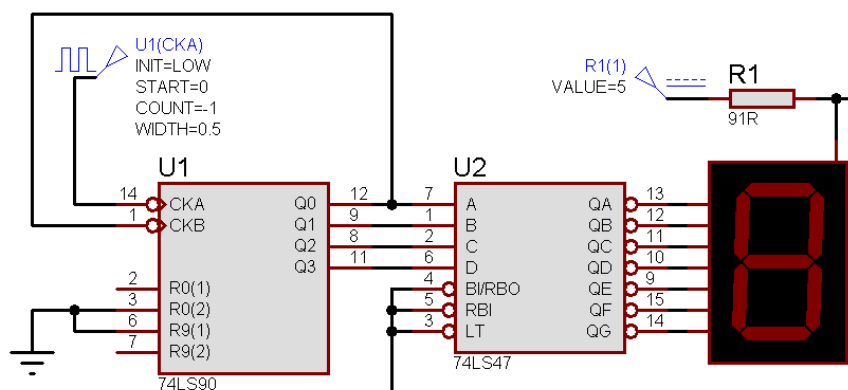
(نوشتن این قسمت اختیاری است) مقدمه عموماً ذهن خواننده را به سمت اهداف گزارش سوق می دهد. مقدمه در واقع شامل تاریخچه مطلب مورد آزمایش و علت انجام آزمایش است. اینکه جایگاه این آزمایش در تئوری مدارهای منطقی چیست؟ و یا این آزمایش در جهت تست کدام بخش از درس نظری مربوطه است؟

تئوری آزمایش:

این بخش بدنه اصلی گزارش کار است و مطالب زیر باید گنجانده شود:

الف) شماتیک مدار

در این بخش، قبل از هر کاری شمای کلی تراشه و قطعات بکار رفته در مدار (به جز منابع تغذیه و وسایل اندازه گیری) رسم شده و شماره پایه ها مشخص می گردد. در مرحله بعد اتصالات مدار باید تشریح گردد، (قطعا در این بخش منظور این نیست که عنوان شود مثلاً یک سیم از پایه شماره ۱ تراشه ایکس به پایه شماره ۳ تراشه ایکسپرایم می کشیم). برای تشریح اتصالات شماتیکی از مدار بصورت دستی یا نرم افزاری (منظور نرم افزارهای شبیه ساز مانند پروتئوس و ... می باشد) رسم می گردد (شکل ۱). تصاویر دوربین های تلفن همراه برای این بخش قابل قبول نمی باشد.



شکل ۱: شماتیک کلی مدار آزمایش نمونه.

ب) توضیح عملکرد مدار

در این بخش لازم است عملکرد مدار از لحاظ تئوری تشریح گردد. برای این توضیح احتمالاً لازم خواهد بود تا به مدل‌های داخلی برخی تراشه‌ها رجوع شود. توضیح عملکرد مدار باید از نقطه اعمال ورودی شروع شده و شامل پردازش انجام شده بر روی ورودی‌ها برای تولید خروجی باشد.

ج) مدار پیاده‌سازی شده

در این بخش اگر تصاویری از مدار توسط دوربین تهیه شده است می‌تواند مورد استفاده قرار گیرد. تصاویر دارای شماره و توضیح بوده که باید قبل از خود شکل در متن قرار گیرد. لازم است در شرح مربوطه به تک تک تصاویر ارجاع داده شود. در مورد تصاویر دقت شود که ورودی‌ها و خروجی‌ها تا جای ممکن مشخص باشند. نتیجه حاصل از پیاده‌سازی عملی در انتها توضیح داده شود.

د) عوامل تاثیرگذار بر آزمایش

- گاهی در اجرای عملی یک آزمایش خوش ذوقی‌هایی بکار می‌رود که منجر به ساده و شکیل تر شدن مدار پیاده شده نسبت به مدار گروه‌های دیگر است، آن مورد توضیح داده شود.

- گاهی در انجام یک آزمایش به مرحله‌ای می‌رسیم که نیاز به یک ابتکار عمل برای اجرای تئوری مطرح شده است (مثلاً نیازمند تولید پالس هستیم و دستگاه خارجی پالس مطلوبی تولید نمی‌کند، LED برای مشاهده خروجی در دسترس نیست و ...) در این بخش کشفیات طی انجام آزمایش توضیح داده خواهد شد.

- ممکن است در اجرای آزمایش ابتدا پاسخی در خروجی مدار دریافت نشود. دانشجویان در این شرایط مجبور به عیب‌یابی هستند. توضیح داده شود که چگونه عیب‌یابی کرده‌اند و عیب مورد نظر از کدام بخش بوده است.

- گاهی تئوری پیش‌بینی شده با آنچه که در عمل مشاهده می‌گردد متفاوت است. در این بخش عوامل ایجاد خطا و علت این تفاوت توضیح داده شود.

مشاهدات، محاسبات و رسم نمودارها:

در این قسمت خلاصه مشاهدات آزمایش با جداول و نمودارهای لازم آورده می‌شود. تمام مشاهدات باید با دقت تمام نوشته شود. هرگونه سستی در توضیح دقیق این قسمت می‌تواند برای افراد دیگری که با استناد به این گزارش، آزمایش را تکرار می‌کنند دردسرساز و خطرناک شود. مشاهدات اگر کمی هستند در آن یک عدد دارای دیمانسیون ذکر می‌گردد. در صورتی که آزمایش شامل محاسبات ریاضی باشد، باید آن‌ها را نیز در این قسمت انجام داد.

نتیجه‌گیری و پیشنهاد

بحث پیرامون نتایج و تفسیر احتمالی آن‌ها در این بخش قید می‌گردد. نتیجه‌گیری باید با توجه به هدف آزمایش که در ابتدا بیان شد صورت گیرد. همچنان که موضوع هر آزمایش به نتیجه اشاره دارد. باید خلاصه و مربوط به آزمایش و با استفاده از اطلاعات داده شده و نتایج کسب شده باشد.

نتیجه‌گیری عبارت است از عقاید و قضاوت‌های شخص آزمایش‌کننده که باید همراه با دلیل باشد. این دلیل ممکن است متکی به تئوری یا نتایج آزمایش‌های مشابه قبلی باشد. یکی از راه‌هایی که می‌توان با تکیه بر آن نتیجه‌گیری خوبی انجام داد، در نظر گرفتن دقت روش به کار رفته، اطلاعات داده شده و نتایج بدست آمده است.

پیشنهادهای غالباً مهم‌تر از نتیجه‌گیری است، زیرا آزمایش‌کننده احساس می‌کند که کارهای بهتری و بیشتری میتوان انجام داد. دانشجو با کمی دقت و با محدود بودن کارآیی دستگاه و مسائلی از این قبیل می‌باشد که پیشنهادها می‌تواند در مورد برطرف کردن این مسائل باشد تا بدین وسیله به هدف اصلی که در ابتدا ذکر شده است برسد.

پاسخ به سوالات موجود در دستور کار و انجام تمرینات خواسته شده:

اگر در دستور کار مربوط به آزمایش سوالی وجود داشت باید در این بخش به آن‌ها پاسخ داده شود.

لیست مراجع:

چنانچه دانشجو در انجام بخشی از گزارش کار از مرجعی استفاده کرده است آن مرجع در این بخش قید می‌گردد. دانشجویان محترم توجه داشته باشند که حتماً باید از داخل متن به مرجع مورد نظر ارجاع شده باشد.